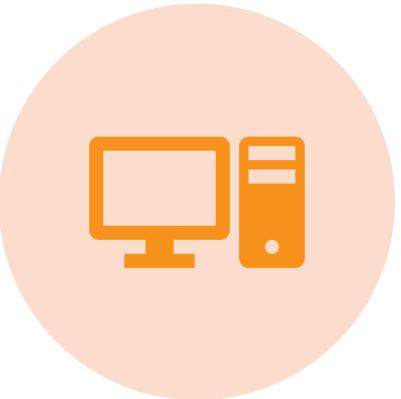


Pregled računalnog sistava



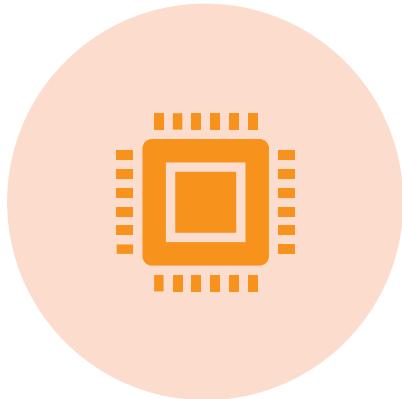
Operacijski sustav



ISKORIŠTAVA HARDVERSKE
RESURSE JEDNOG ILI VIŠE
PROCESORA

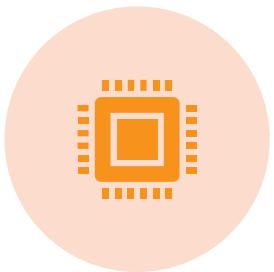


PRUŽA USLUGE KORISNICIMA
SUSTAVA



UPRAVLJA SEKUNDARNOM
MEMORIJOM I I/O UREĐAJIMA

Osnovni elementi



PROCESOR



GLAVNA
MEMORIJA



ULAZNO/IZLAZNI
MODULI



SABIRNICA

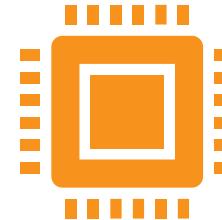
Procesor



Kontrolira rad računala

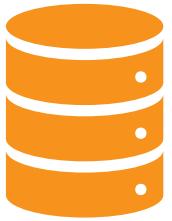


Obavlja funkcije obrade
podataka

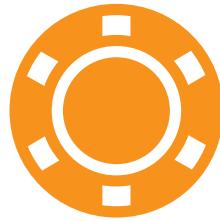


Naziva se *središnja
procesorska jedinica* (CPU)

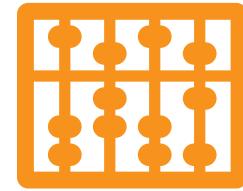
Glavna memorija



Pohranjuje podatke i
programe



Promjenjiva



Naziva se glavnom ili
primarnom memorijom

Ulazno/Izlazni moduli

Premještajte podatke između računala i okruženja

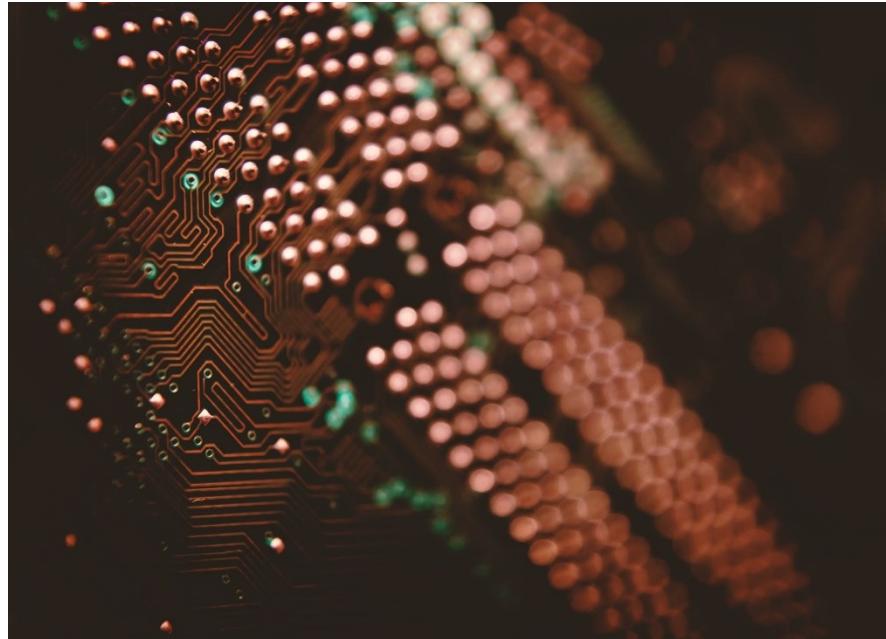
Sekundarna memorija (diskovi)

Komunikacijska oprema

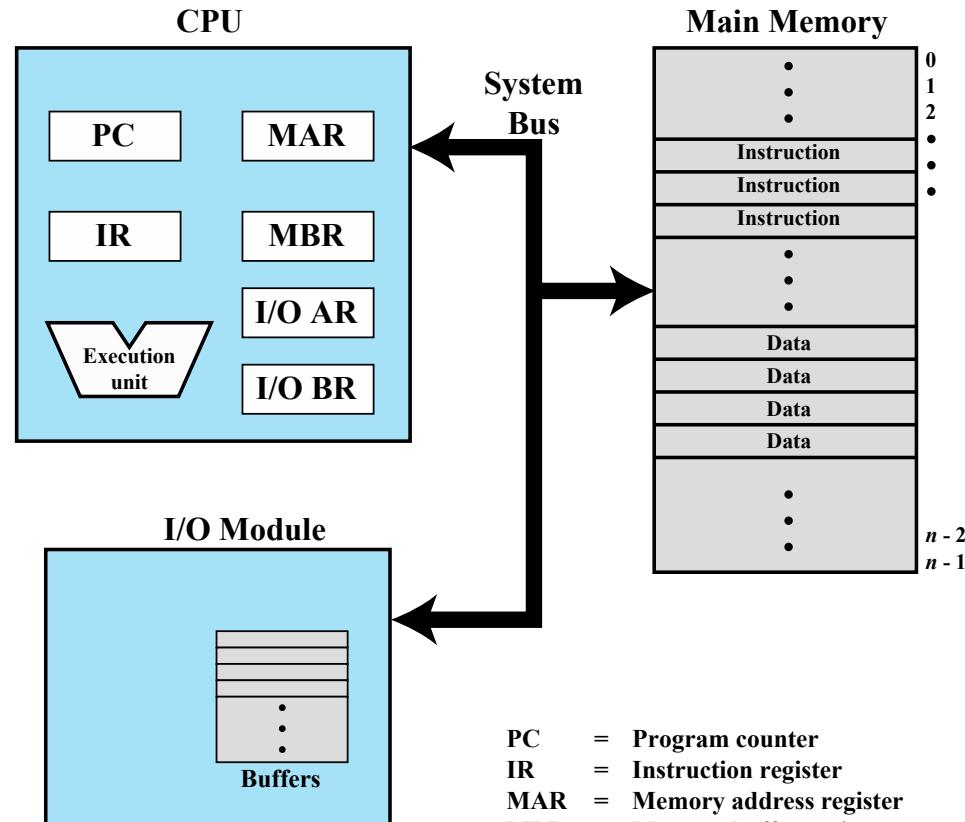
terminali

Sabirnica

- Omogućuje komunikaciju između procesora, glavne memorije i I/O modula



Komponente računala



PC = Program counter
IR = Instruction register
MAR = Memory address register
MBR = Memory buffer register
I/O AR = Input/output address register
I/O BR = Input/output buffer register

Mikroprocesor

- Izum koji je doveo do desktop i ručnih računala
- Sadrži procesor na jednom čipu
- Najbrži procesori opće namjene
- Multiprocesori
- Svaki čip (socket) sadrži više procesora (jezgri)

Jedinice za grafičku obradu (GPU)

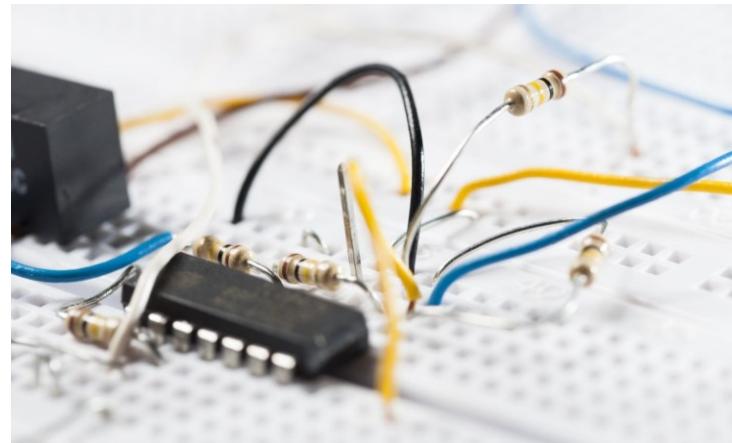
- Osigurati učinkovito izračunavanje na nizovima podataka pomoću tehnika s jednom instrukcijom i više podataka (SIMD) koje se koriste u superračunalima
- Više se ne koristi samo za renderiranje napredne grafike
 - Također se koristi za opću numeričku obradu
 - Simulacije fizike za igre
 - Proračuni u velikim proračunskim tablicama

Procesori digitalnog signala (DSP)

- Bavite se obradom signala kao što su audio ili video
- Koristi se za ugradnju u I/O uređaje poput modema
 - Sada postaju jako značajni posebno u ručnim uređajima
- Kodiranje/dekodiranje govora i videa (kodeci)
- Osiguravaju podršku za šifriranje i sigurnost

Sustav na čipu (SoC)

- Kako bi zadovoljio zahtjeve ručnih uređaja, klasični mikroprocesor ustupa mjesto SoC-u
 - Ostale komponente sustava, kao što su DSP, GPU, I/O uređaji i glavna memorija nalaze se na istom čipu sa predmemorijom i CPU-om



Izvršenje instrukcija

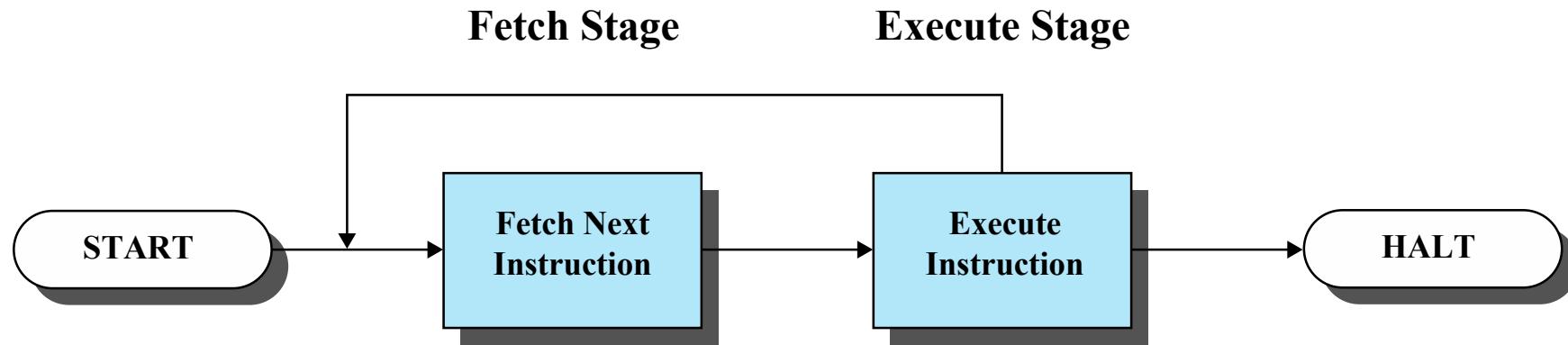
- Program se sastoji od skupa instrukcija pohranjenih u memoriji

Procesor čita (dohvaća)
upute iz memorije

Procesor izvršava svaku
instrukciju

Dva koraka

Osnovni ciklus instrukcija



Instrukcije dohvati i izvrši

- Procesor dohvaća instrukciju iz memorije
- Tipično, programski brojač (PC) sadrži adresu sljedeće instrukcije koju treba dohvatiti
 - PC se povećava nakon svakog dohvaćanja

Registrar instrukcija (IR)

Dohvaćena instrukcija
učitava se u registrar
instrukcija (IR)



- Procesor tumači instrukciju i izvodi traženu radnju:
 - Procesor-memorija
 - Procesor-I/O
 - Obrada podataka
 - Kontrola

Karakteristike



(a) Instruction format



(b) Integer format

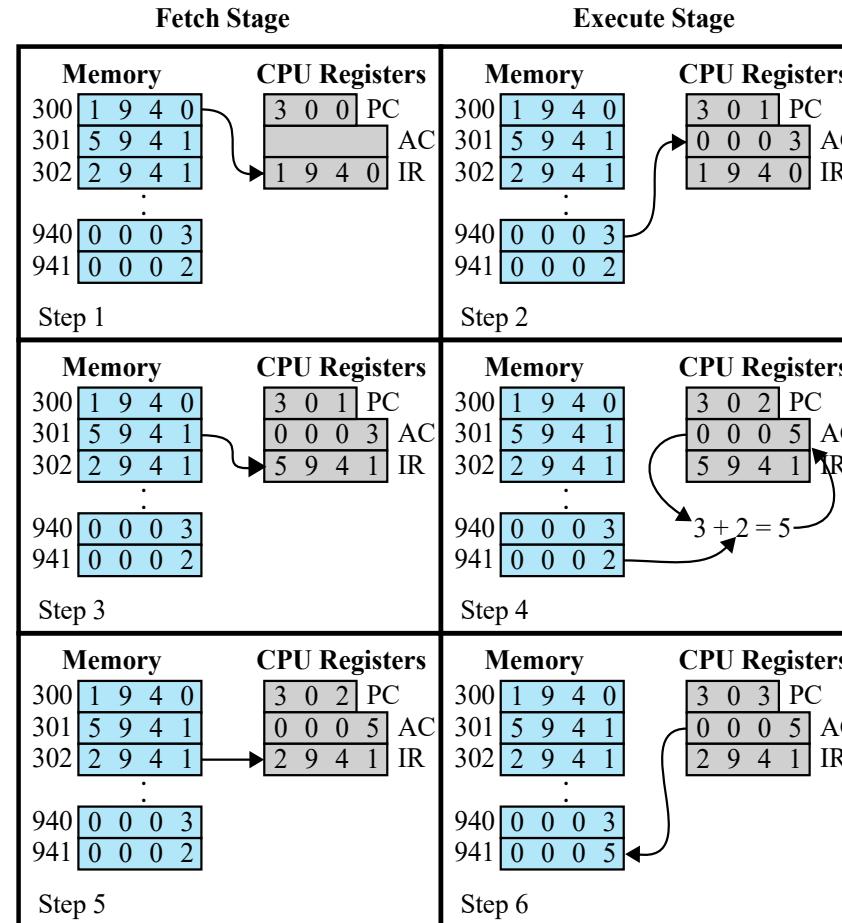
Program counter (PC) = Address of instruction
Instruction register (IR) = Instruction being executed
Accumulator (AC) = Temporary storage

(c) Internal CPU registers

0001 = Load AC from memory
0010 = Store AC to memory
0101 = Add to AC from memory

(d) Partial list of opcodes

Izvršenje programa



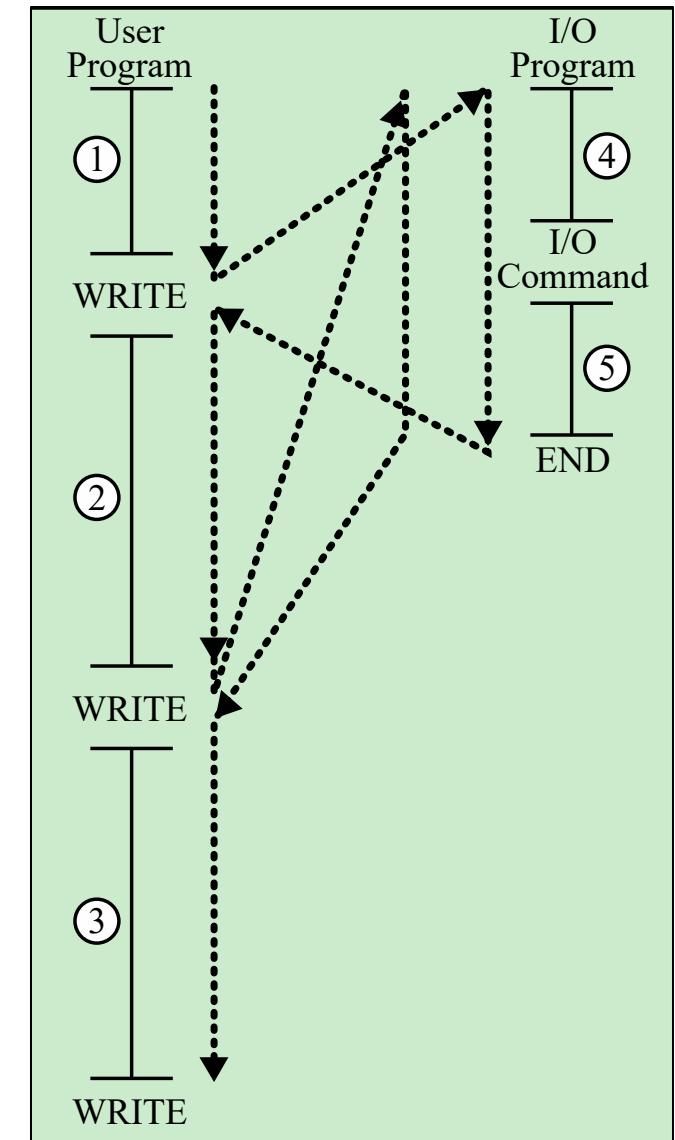
Prekidi

- Mehanizam pomoću kojeg drugi moduli mogu prekinuti normalno sekvenciranje procesora
- Omogućeno za poboljšanje iskorištenosti procesora
 - Većina I/O uređaja je sporija od procesora
 - Procesor mora pauzirati da čeka uređaj
 - Rasipna upotreba procesora

Klase prekida

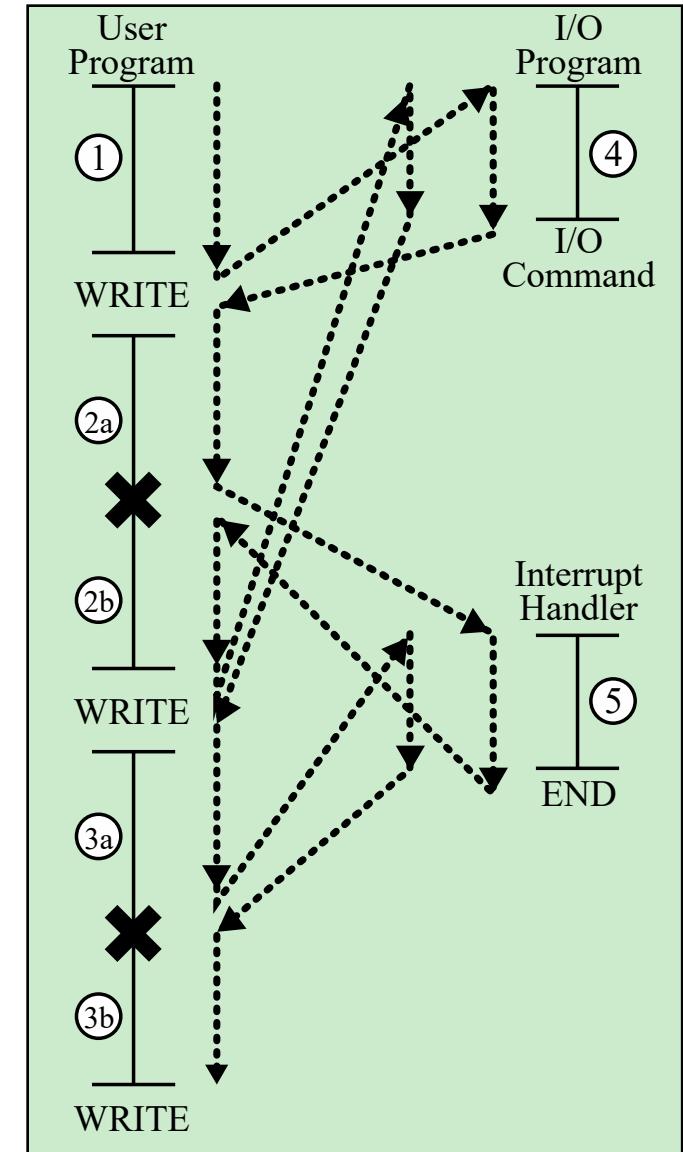
- Program
 - Generirano nekim uvjetom koji se javlja kao rezultat izvršenja instrukcije, kao što je aritmetičko prekoračenje, dijeljenje nulom, pokušaj izvršenja ilegalne strojne instrukcije i referenca izvan dopuštenog memorijskog prostora korisnika.
- Tajmer
 - Generirano timerom unutar procesora. To operaciskom sustavu omogućuje redovito obavljanje određenih funkcija.
- I/O
 - Generirano od strane I/O kontrolera, da signalizira normalan završetak operacije ili da signalizira različite uvjete pogreške.
- Hardver
 - Generirano kvarom, kao što je nestanak struje ili greška pariteta memorije.

Bez prekida

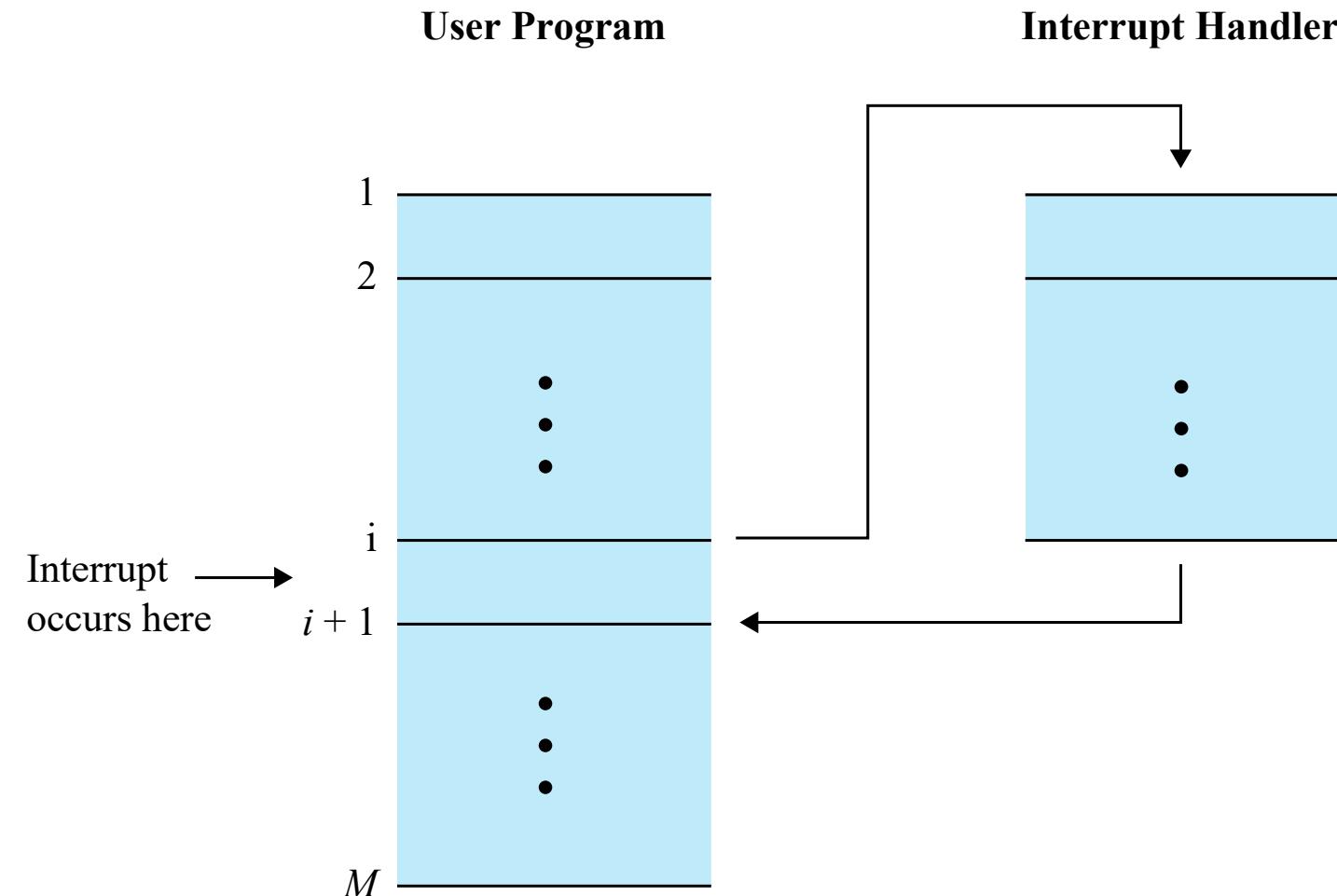


Kratko I/O čekanje

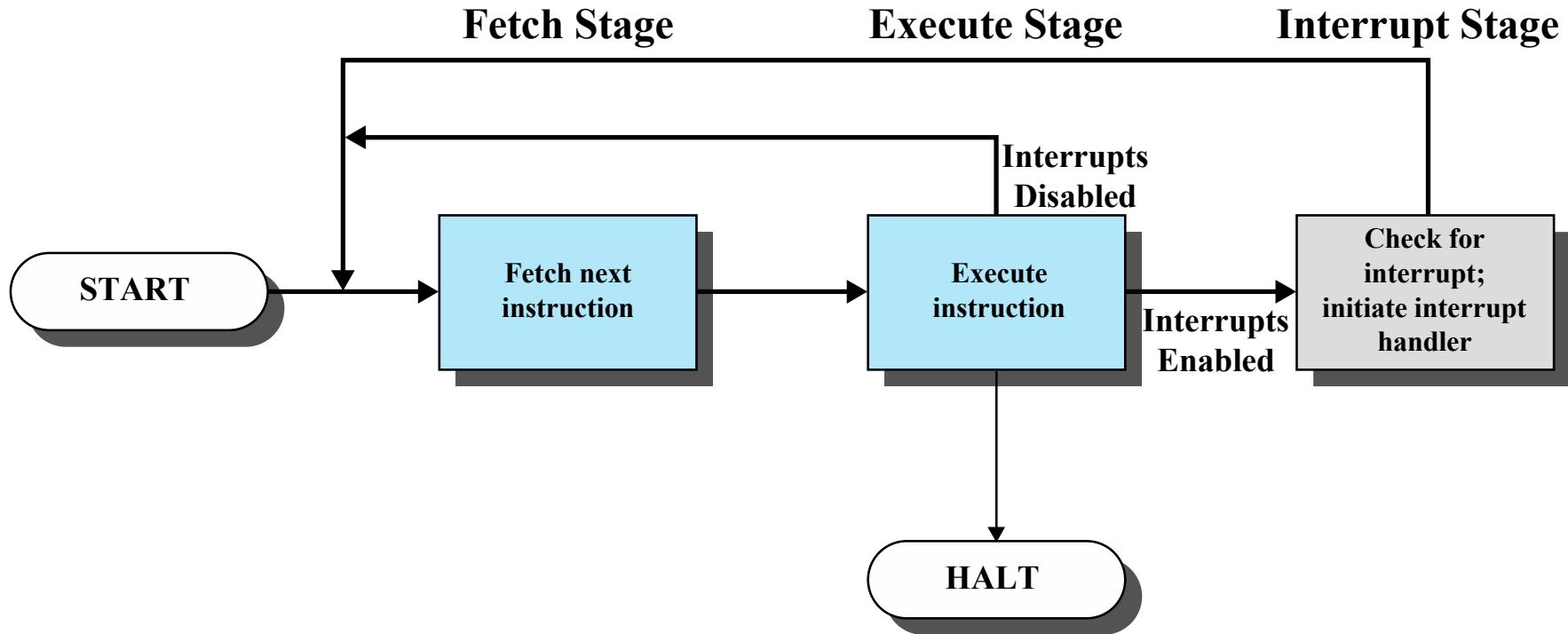
- Do prekida dolazi tijekom izvođenja korisničkog programa



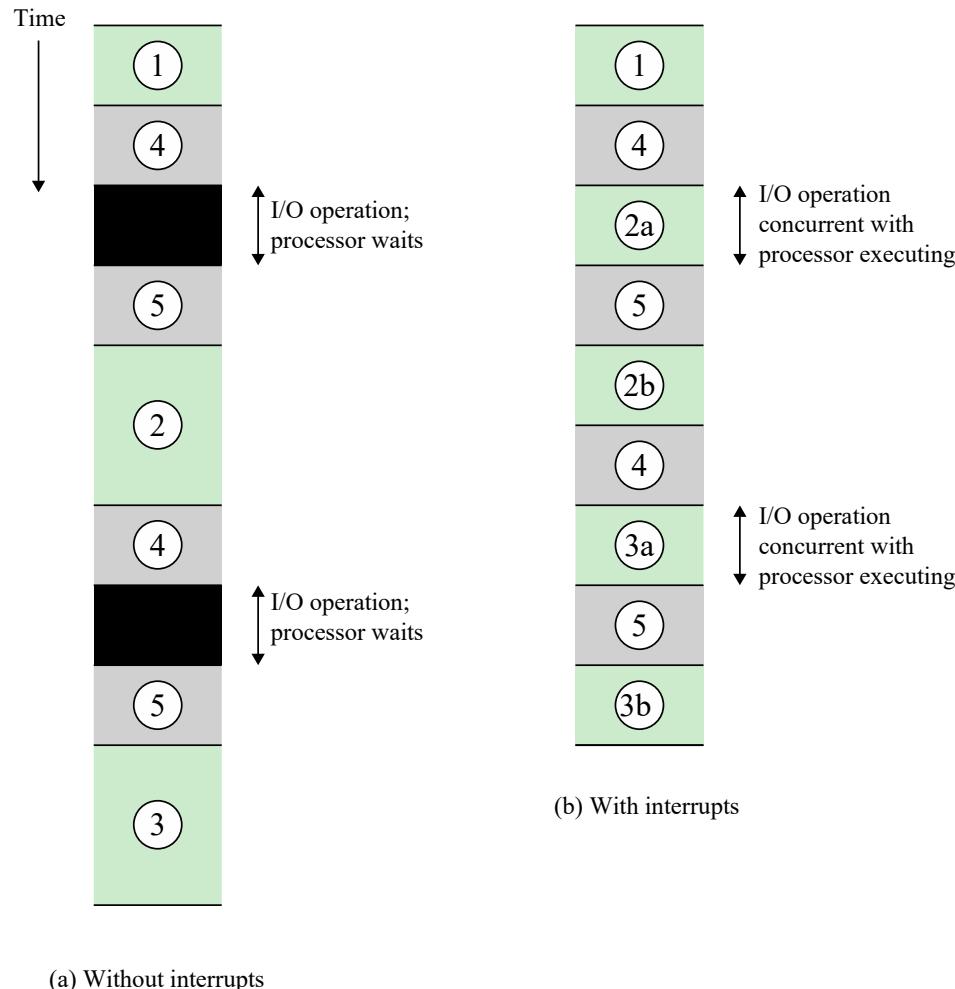
Prijenos kontrole putem prekida



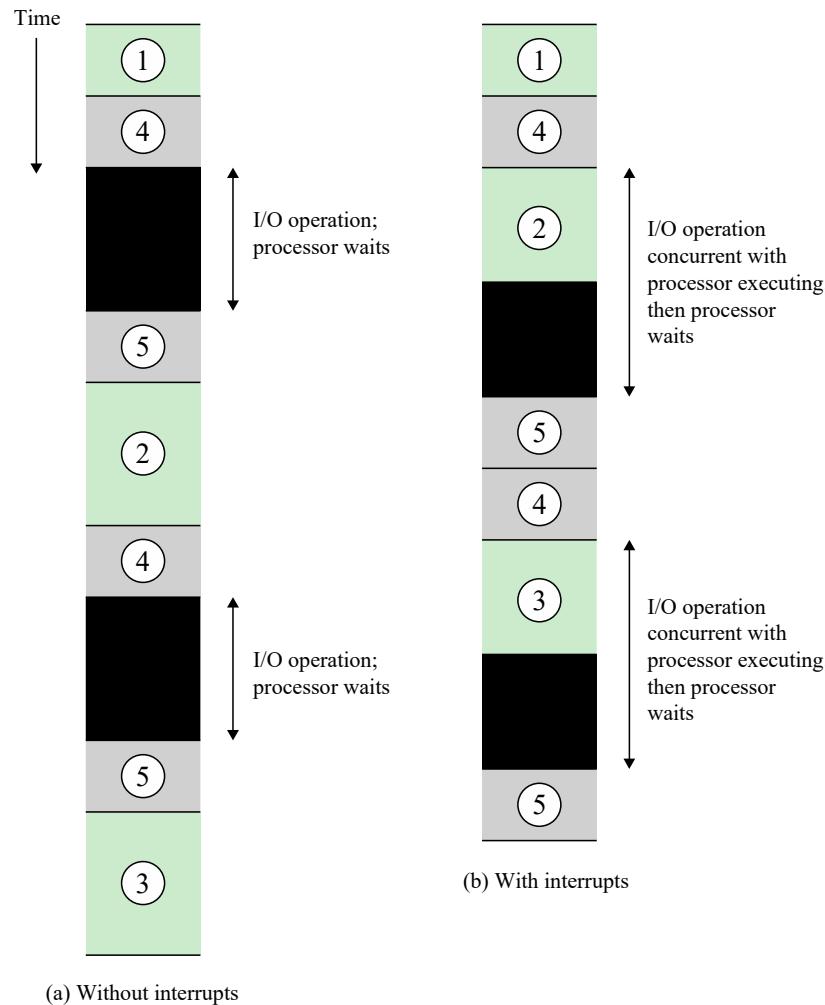
Ciklus instrukcija s prekidima



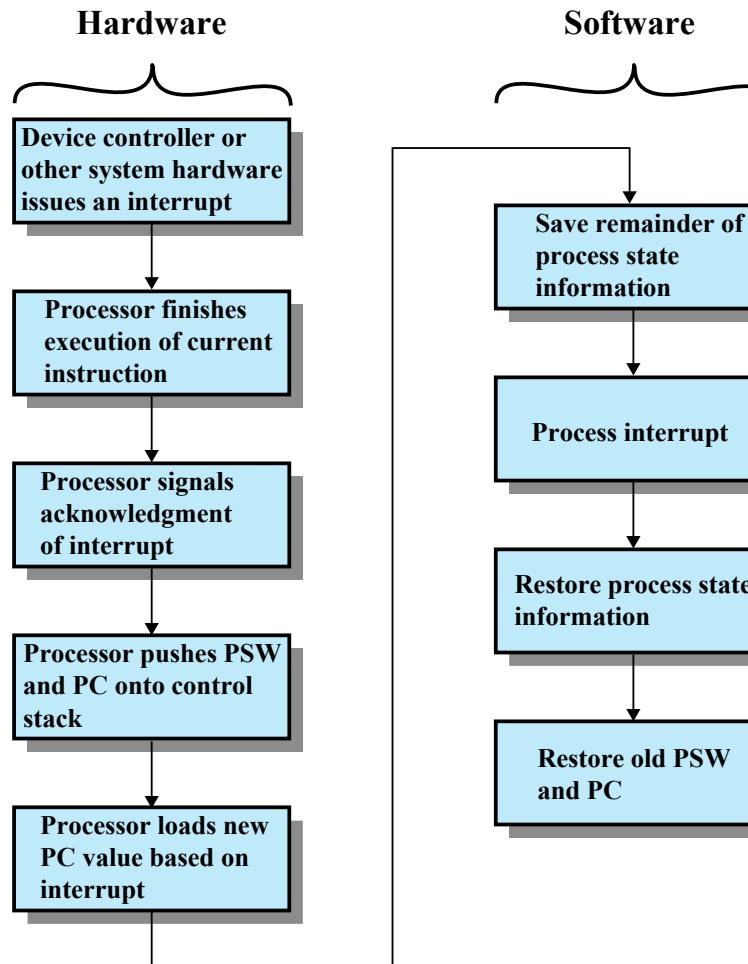
Utošak vremena: kratko čekanje na U/I



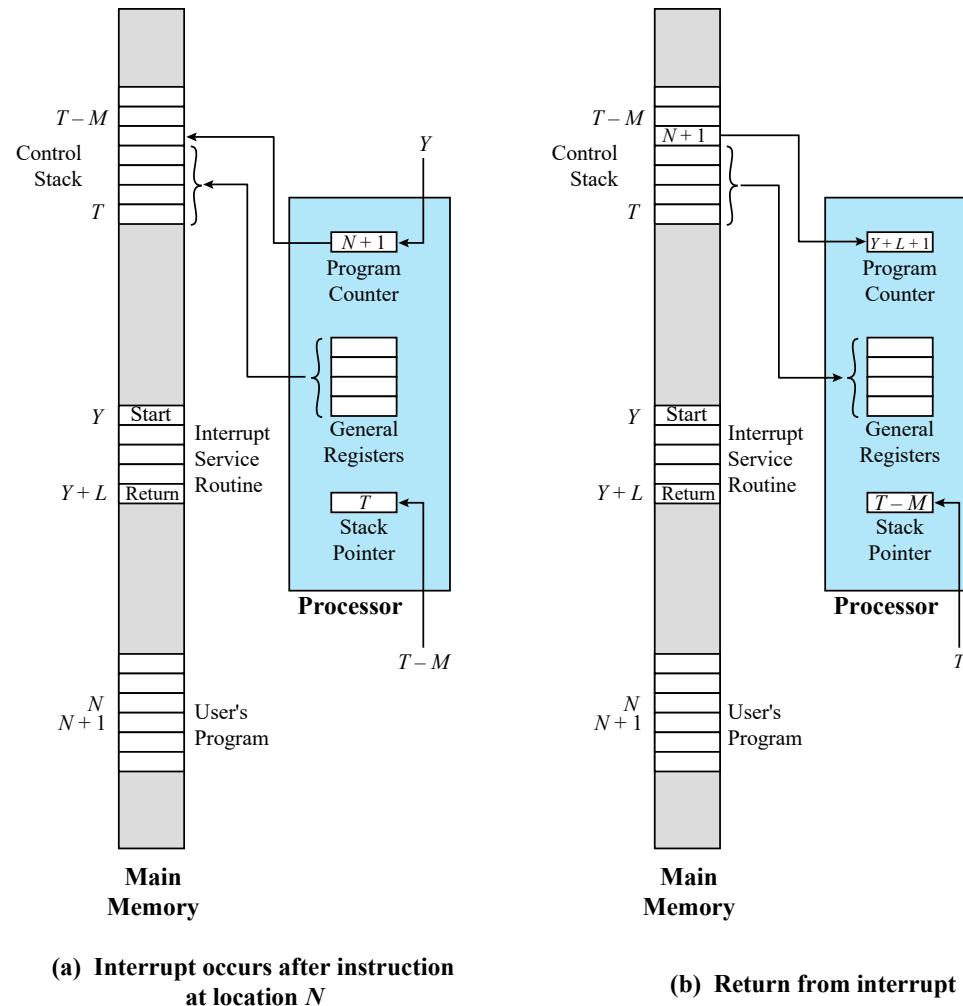
Utošak vremena: dugo čekanje na U/I



Jednostavna obrada prekida



Promjene u memoriji i registrima



Višestruki prekidi

Do prekida dolazi dok se drugi prekid obrađuje

- npr. primanje podataka s mreže i ispis rezultata u isto vrijeme

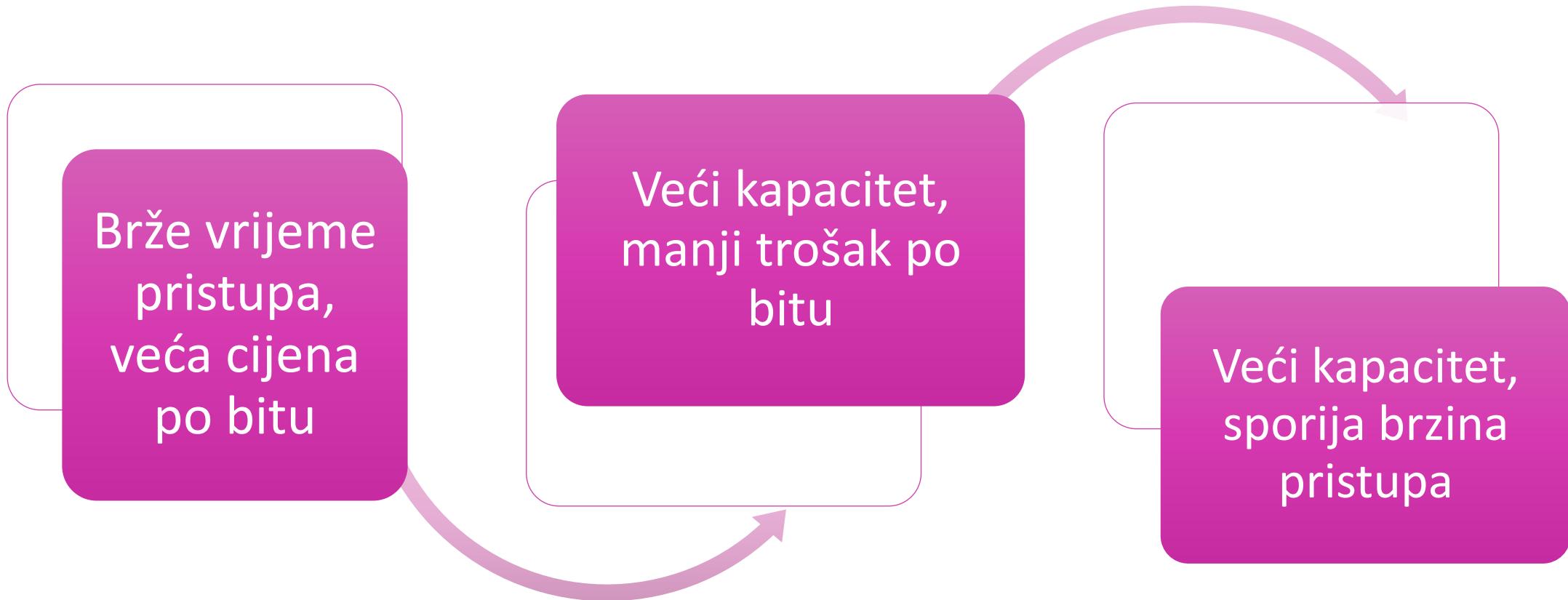
Dva pristupa:

- Onemogući prekide dok se prekid obrađuje
- Koristite shemu prioriteta

Hijerarhija memorije

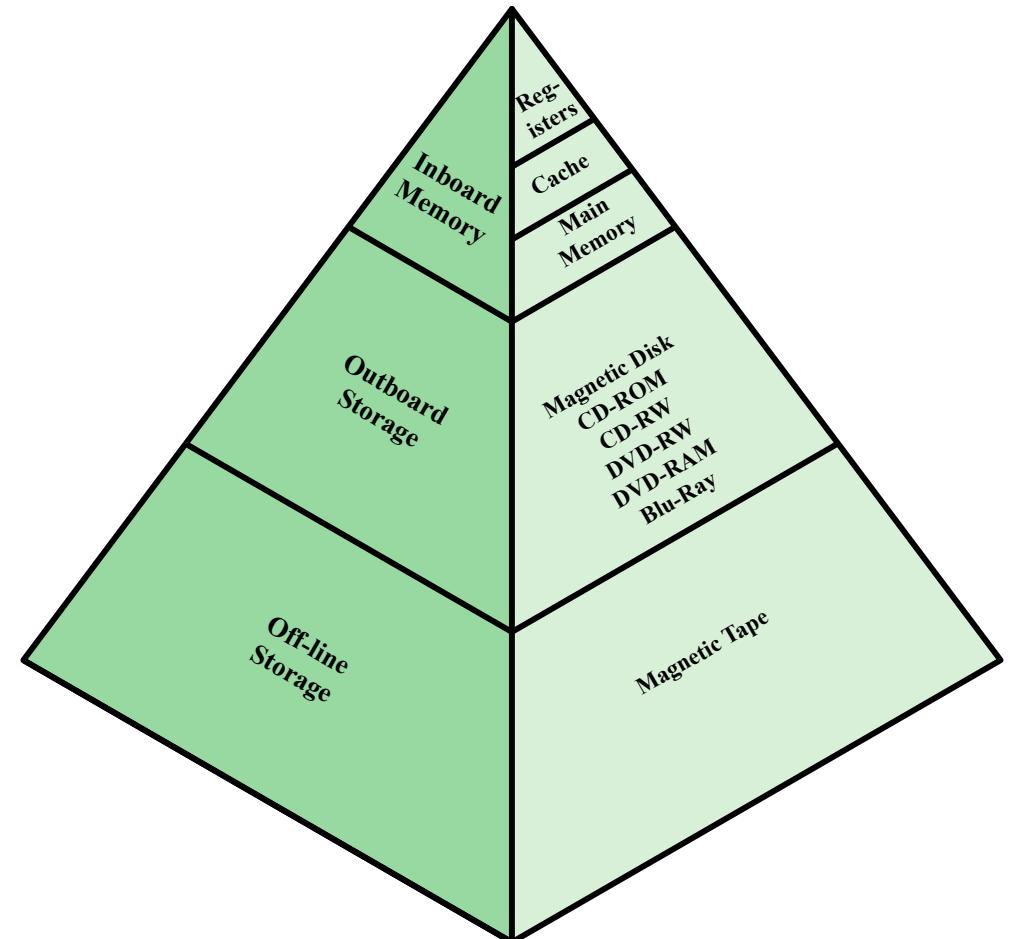
- Dizajnirajte ograničenja memorije računala
 - Koliko?
 - Koliko brzo?
 - Koliko skupo?
- Ako kapacitet postoji, vjerojatno će se razviti aplikacije za njegovo korištenje
- Memorija mora biti u stanju držati korak s procesorom
- Cijena memorije mora biti razumna u odnosu na ostale komponente

Karakteristike



Hijerarhija memorije

- Silazak niz hijerarhiju:
 - Smanjenje cijene po bitu
 - Povećanje kapaciteta
 - Povećanje vremena pristupa
 - Smanjenje učestalosti pristupa memoriji od strane procesora



Načelo lokalnosti

- Memorijske reference procesora imaju tendenciju grupiranja
- Podaci su organizirani tako da je postotak pristupa svakoj uzastopnoj nižoj razini znatno manji od onog na razini iznad
- Može se primijeniti na više od dvije razine memorije

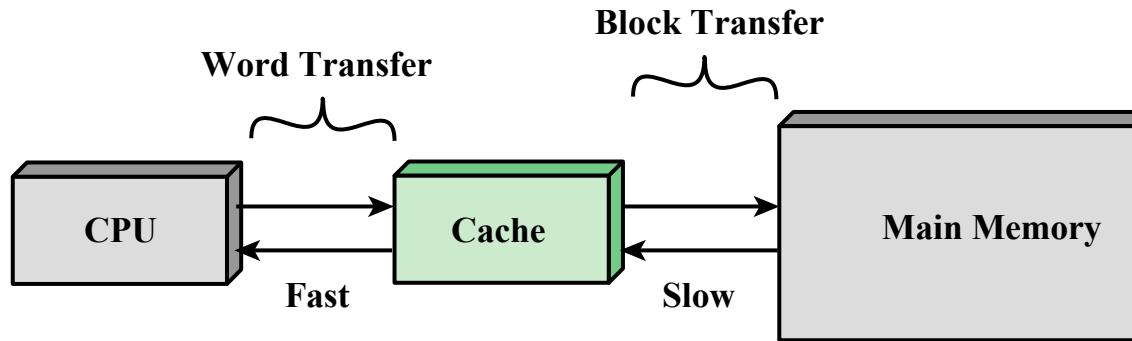
Sekundarna memorija

- Također se naziva i pomoćna memorija
 - Vanjski
 - Trajna
 - Koristi se za pohranjivanje programskih i podatkovnih datoteka

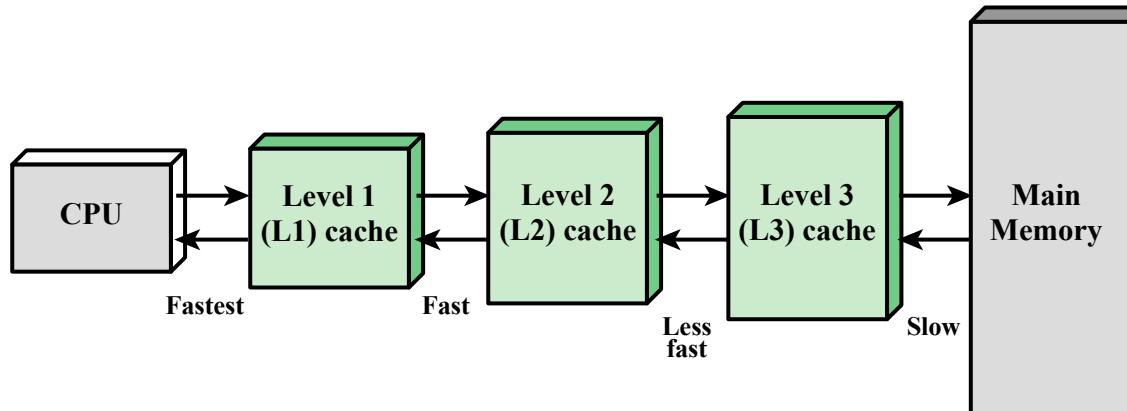
Predmemorija

- Nevidljivo za OS
- Interagira s drugim hardverom za upravljanje memorijom
- Procesor mora pristupiti memoriji barem jednom po ciklusu instrukcija
- Izvršenje procesora ograničeno je vremenom memorijskog ciklusa
- Koristi princip lokalnosti s malom, brzom memorijom

Predmemorija i glavna memorija

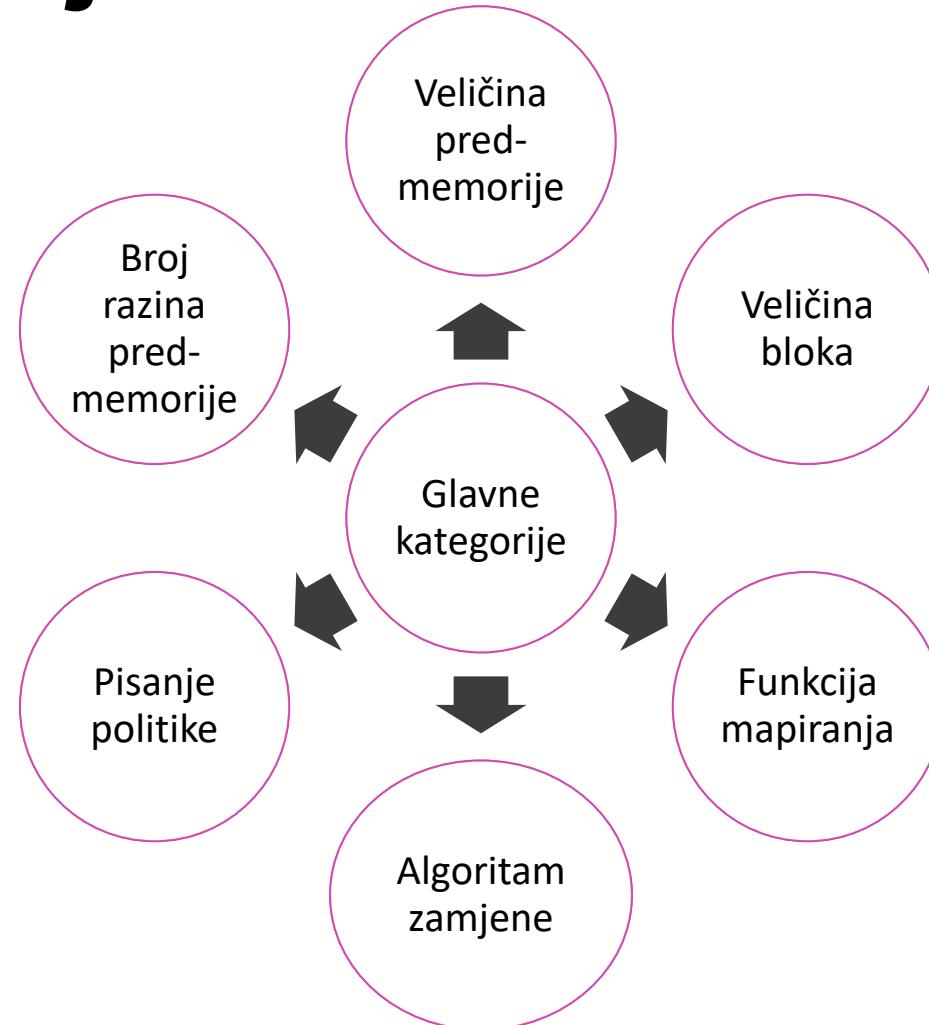


(a) Single cache



(b) Three-level cache organization

Predmemorija



Veličina predmemorije i bloka

Pred-memorija

Mala predmemorija ima značajan utjecaj na performanse

Veličina bloka

Jedinica podataka koji se razmjenjuju između predmemorije i glavne memorije

Funkcija mapiranja

- Određuje koju će lokaciju u predmemoriji blok zauzeti

Dva ograničenja utječu na dizajn:

Kada se učita jedan blok,
drugi će se možda morati
zamijeniti

Što je funkcija mapiranja
fleksibilnija, to su sklopovi
potrebni za pretraživanje
predmemorije složeniji

Algoritam zamjene

- Algoritam najmanje nedavno korištenih (LRU).
 - Učinkovita strategija je zamijeniti blok koji je najdulje bio u predmemoriji bez referenci na njega
 - Potrebni su hardverski mehanizmi za identifikaciju najmanje korištenog bloka
 - Odabire koji blok treba zamijeniti kada se novi blok učita u predmemoriju

Politike pisanja

Određuje kada će se izvršiti operacija upisivanja u memoriju

- Može se pojaviti svaki put kada se blok ažurira
- Može se dogoditi kada se blok zamijeni
 - Minimizira operacije pisanja
 - Ostavlja glavnu memoriju u zastarjelom stanju

Ulazno/izlazne tehnike

- Kada procesor nađe na instrukciju koja se odnosi na I/O, on izvršava tu instrukciju izdavanjem naredbe odgovarajućem I/O modulu

Za I/O operacije moguće su tri tehnike:

Programirani I/O

I/O vođen prekidima

Izravni pristup memoriji
(DMA)

Programirani I/O

- I/O modul izvodi traženu akciju, a zatim postavlja odgovarajuće bitove u I/O statusni registar
- Procesor povremeno provjerava status I/O modula dok ne utvrdi da je instrukcija dovršena
- S programiranim I/O razina performansi cijelog sustava je ozbiljno degradirana

I/O vođen prekidima

Procesor izdaje I/O naredbu modulu, a zatim nastavlja s nekim drugim korisnim radom

Procesor izvršava prijenos podataka i zatim nastavlja svoju prijašnju obradu

I/O modul će tada prekinuti procesor kako bi zatražio uslugu kada bude spreman za razmjenu podataka s procesorom

Učinkovitiji od programiranog I/O, ali i dalje zahtijeva aktivnu intervenciju procesora za prijenos podataka između memorije i I/O modula

I/O vođeni prekidima - nedostaci

- Brzina prijenosa ograničena je brzinom kojom procesor može testirati i servisirati uređaj
- Procesor je vezan za upravljanje I/O prijenosom
 - Za svaki I/O prijenos mora se izvršiti određeni broj instrukcija

Izravni pristup memoriji (DMA)

- Izvodi ga zasebni modul na sistemskoj sabirnici ili ugrađen u I/O modul

Kada procesor želi čitati ili pisati podatke, izdaje naredbu DMA modulu koja sadrži:

- Naredbu čitanja ili pisanja
- Adresa uključenog I/O uređaja
- Početna lokacija u memoriji za čitanje/pisanje
- Broj riječi koje treba pročitati/pisati

Izravni pristup memoriji

- Prenosi cijeli blok podataka izravno u i iz memorije bez prolaska kroz processor
 - Procesor je uključen samo na početku i na kraju prijenosa
 - Procesor radi sporije tijekom prijenosa kada je potreban pristup procesora sabirnici
- Učinkovitiji od programiranog I/O ili upravljanjog prekidima

Simetrični višeprocesori (SMP)

- Samostalni računalni sustav sa sljedećim karakteristikama:
 - Dva ili više sličnih procesora usporedivih mogućnosti
 - Procesori dijele istu glavnu memoriju i međusobno su povezani sabirnicom ili drugom internom shemom povezivanja
 - Procesori dijele pristup I/O uređajima
 - Svi procesori mogu obavljati iste funkcije
 - Sustavom upravlja integrirani operaciski sustav koji omogućuje interakciju između procesora i njihovih programa na razini posla, zadatka, datoteke i elementa podataka

Prednosti SMP-a

Performanse

- Sustav s više procesora će dati veće performanse ako se rad može obavljati paralelno

Skaliranje

- Dobavljači mogu ponuditi niz proizvoda s različitim cijenama i karakteristikama izvedbe

Dostupnost

- Kvar jednog procesora ne zaustavlja računalo

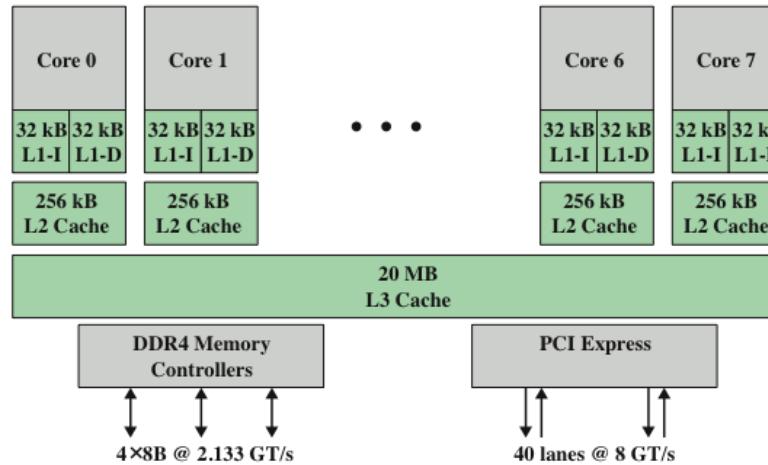
Inkrementalni rast

- Za poboljšanje performansi može se dodati dodatni procesor

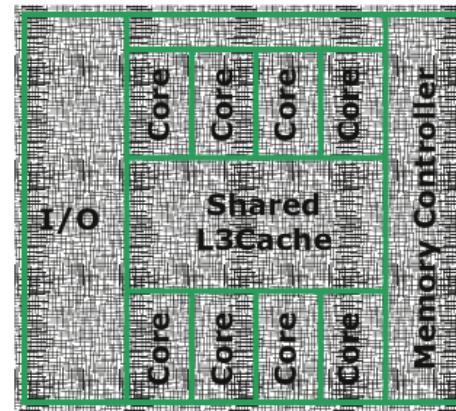
Višejezreno računalo

- Također poznat kao multiprocesor na jednom čipu
- Kombinira dva ili više procesora (jezgri) na jednom komadu silicija (matrica)
- Svaka jezgra sastoji se od svih komponenti neovisnog procesora
- Osim toga, višejezreni čipovi također uključuju L2 cache i u nekim slučajevima L3 cache

I7-5960X



(a) Block diagram



(b) Physical layout on chip

Sažetak

- Osnovni elementi
- Evolucija mikroprocesora
- Izvršenje instrukcija
- Prekida
 - Prekidi i ciklus instrukcija
 - Prekinuti obradu
 - Višestruki prekidi
- Hijerarhija memorije
- Predmemorija
 - Motivacija
 - Načela predmemorije
 - Dizajn predmemorije
- Izravan pristup memoriji
- Višeprzesorska i višejezgrena organizacija
 - Simetrični multiprocesori
 - Višejezgrena računala



Hvala na pažnji