

## PONAVLJANJE 2.MI

	M1	M2	Vježbe	Seminarski	Usmeni ispit	MAX
I1	7		2			9
I2	7		2			9
I3	8		2			10
I4	8		2			10
I5	8		2			10
I6		8	2			10
I7		8				8
I8		7				7
I9		7				7
Izvan ishoda				7	10	17
Ukupno	38	30	12	7	10	97+3

## Ishodi učenja - minimalni

1	Prepoznati elemente matične ploče osobnog računala
2	Imenovati osnovne module i sklopove procesora
3	Objasniti faze izvođenja instrukcija i stanje na sabirnicama
4	Primjeniti aritmetičke i logičke instrukcije u rješavanju asemblerskih zadataka.
5	Opisati strukturu i osnovne elemente ALU i upravljačke jedinice
6	Opisati memorijski sustav računala, njegovu hijerarhijsku organizaciju i elemente.
7	Opisati ulazno-izlazni sustav, načine izmjene podataka
8	Opisati fizičku i logičku organizaciju tvrdog diska , optičkih i prenosivih memorija
9	Opisati paralelizam na procesoru, višezgrine procesore i sustave s više procesora

## Ishodi učenja - Željeni

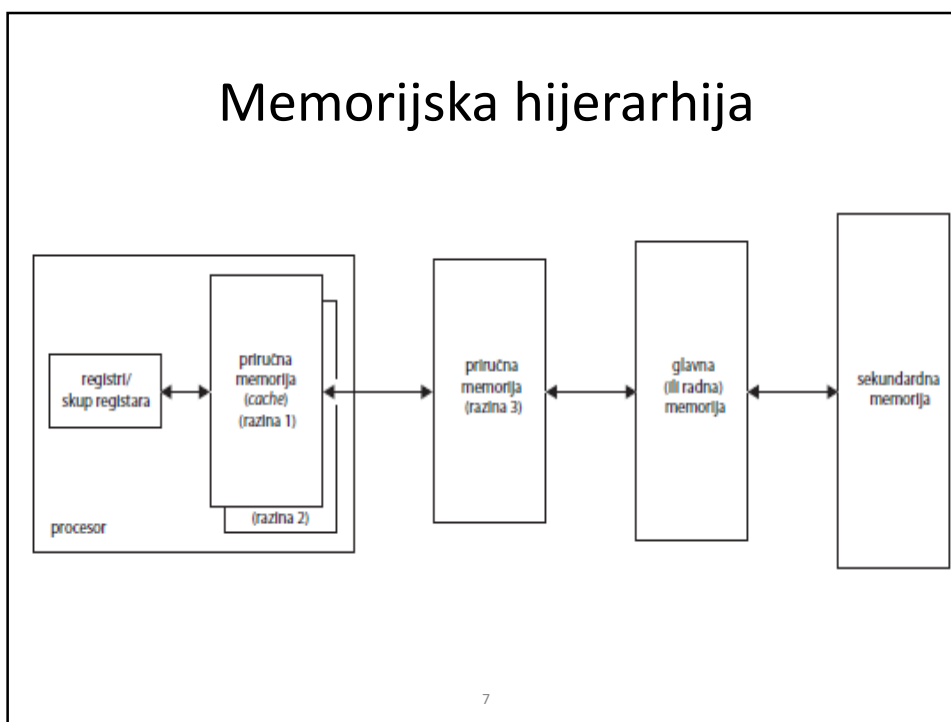
1	Identificirati strukturu i elemente matične ploče osobnog računala.
2	Objasniti arhitekturu, module i sklopove procesora
3	Prikazati na zadanom zadatku izvođenje instrukcija i stanje na sabirnicama
4	Rješavati složenije asemblerske zadatke primjenom instrukcijskog seta 8051
5	Objasniti princip rada mikroprogramirane upravljačke jedinice i ALU. Rješavati složenije asemblerske zadatke s AL instrukcijama.
6	Objasniti princip rada priručne memorije i virtualne memorije. Rješavati složenije asemblerske zadatke s memorijskim instrukcijama.
7	Objasniti pojam i organizaciju prekidnog sustava, obradu iznimaka i prekidni sustav PC-a
8	Objasniti fizičku i logičku organizaciju tvrdog diska , optičkih i prenosivih memorija
9	Objasniti paralelizam na procesoru, višezgrene procesore i sustave s više procesora

## Ishod 6

### Četiri glavne hijerarhijske razine

- registri procesora ili skup registara opće namjene
- **priručna** memorija (engl. *Cache*)
  - razina 1 (izvedena na samom procesorskom čipu)
  - razina 2 (izvedena na samom procesorskom čipu) i
  - razina 3 (opcija) realizirana na samom procesorskom čipu ili izvan procesorskog čipa
- glavna ili **radna** memorija
- **sekundarna** memorija

## Memorijska hijerarhija



7

## Priručna memorija

- *Priručna memorija (engl. cache) je većeg kapaciteta u usporedbi sa skupom registara opće namjene i nije nužno sporija*
- Ona je korisniku “nevidljiva” ili “skrivena” (riječ *cache* je francuskog podrijetla i označava skrivanje ili skrovito mjesto za pohranjivanje)
- logički je smještena između skupa registara opće namjene, odnosno registara procesora i glavne memorije

8

### Priručna memorija

- Fizički priručna memorija može biti smještena na samom procesorskom čipu
- obično su to priručna memorija razine 1 (engl. *cache level 1*) i razine 2
- *priručna* memorija razine 3 obično ostvaruje *izvan* procesorskog čipa
- Zahvaljujući razvoju VLSI tehnologije moguće je ostvariti sve tri razine priručne memorije na samom procesorskom čipu

9

### Priručna memorija

- Funkcionalno, priručna memorija može biti izvedena kao:
  - memorija za pohranjivanje instrukcija i podataka (tzv. *I&D cache*; *Instruction&Data cache*) ili kao
  - *izdvojena instrukcijska* priručna memorija (engl. *I cache*) te kao
  - *izdvojena priručna memorija podataka* (engl. *D cache*)

10

### Osnovne organizacijske i tehnološke značajke memorijskog sustava

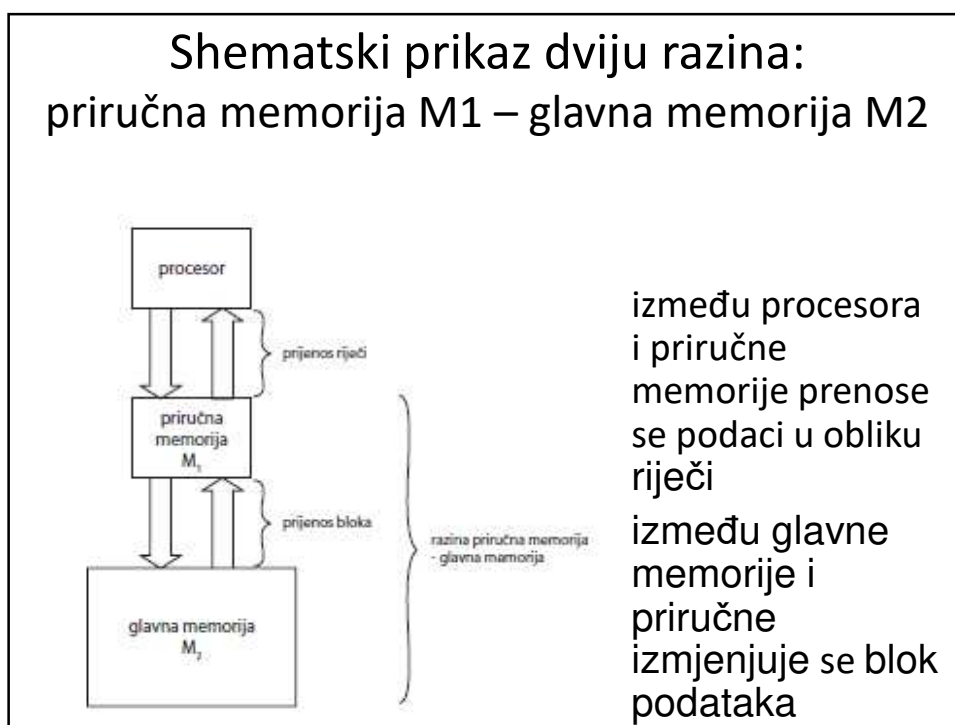
- **mjesto** u računarskom sustavu na kojem se nalazi određena memorijska komponenta
- **Kapacitet**
- **jedinica prijenosa** (engl. *unit transfer*)

11

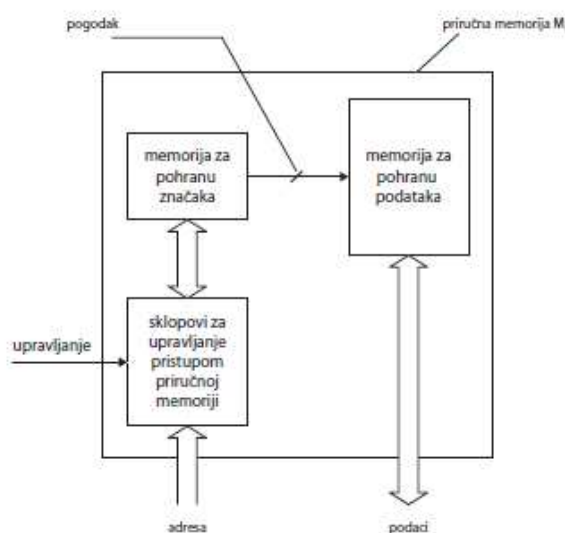
### Osnovne organizacijske i tehnološke značajke memorijskog sustava

- Jedna od najvažnijih značajki memorije u svakoj od razina jest **performansa**
- Ona se izražava trima parametrima:
  - **Vremenom pristupa** (engl. *access time ili read access time*)
  - **Vremenom memorijske periode** (engl. *memory cycle time ili cycle time*)
  - **Brzinom prijenosa podataka** (engl. *data-transfer rate ili memory bandwidth*)

12



## Interna organizacija priručne memorije



### Priručna meorija sastoji se od:

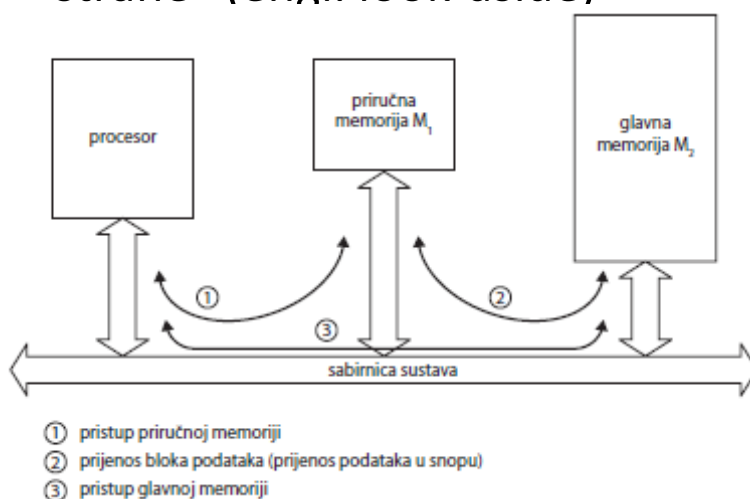
- *Memorije za pohranu podataka* (engl. *cache data memory*) ( "podaci" odnosi se na podatke i instrukcije
- *Memorije za pohranu značaka* (engl. *cache tag memory*)
- Sklopova za upravljanje pristupom priručnoj memoriji
- Kopija sadržaja dijela glavne memorije pohranjuje se u memoriji za pohranu podataka koja je organizirana u male blokove koji se nazivaju *priručni blokovi* ili *linije*



## Načini uključivanja priručne memorije

- Prema načinu uključivanja priručne memorije u računarski sustav razlikuju se dvije glavne sheme
- “pogled sa strane” (engl. *look-aside*) - takva da su priručna memorija i glavna memorija izravno priključene na sabirnicu sustava
- “pogled kroz” (engl. *look-through*)- procesor ima izdvojenu lokalnu sabirnicu pomoću koje komunicira s priručnom memorijom i glavnom memorijom

## Način uključivanja priručne memorije nazvan “pogled sa strane” (engl. look-aside)



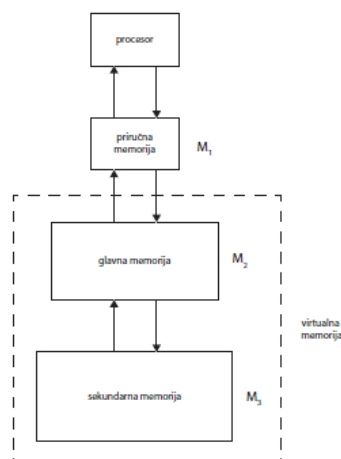
## Mehanizam djelovanja priručne memorije

- Postupak se razlikuje za operaciju čitanja ili pisanja.

riječ u priručnoj memoriji	
čitanje	pisanje
glavna memorija ne sudjeluje	podatak se upisuje i u priručnu i u glavnu memoriju
riječ nije u priručnoj memoriji	
čitanje	pisanje
blok riječi koji sadrži zahtjevanu riječ prenosi se iz glavne u priručnu, nakon prebacivanja riječ se šalje u procesor	izravno upisivanje riječi u glavnu memoriju

## Virtualna memorija - razine

- U virtualnom memorijskom sustavu su uključene najmanje dvije razine u memorijskoj hijerarhiji:
  - glavna memorija M2
  - sekundarna memorija M3



## Virtualna memorija - adresni prostor

- Potrebno je razlikovati fizički adresni prostor i virtualni adresni prostor
- Fizičku memoriju čini skup stvarnih, fizičkih memorijskih lokacija glavne memorije u kojima se pohranjuju instrukcije i podaci

## Fizički adresni prostor

- Fizička memorija je ona memorija koja je priključena na sabirnicu procesora, odnosno računala
- Adresa riječi ili bajta u fizičkoj memoriji naziva se memorijska adresa
- Skup takvih adresa, koje se jednoznačno dodjeljuju fizičkim memorijskim lokacijama, predstavlja *fizički adresni prostor*

## Logički adresni prostor

- Adresa koju upotrebljava programer ili koju generiraju program, proces ili dretva kao najmanja programska jedinica naziva se *virtualna ili logička adresa*
- Adresa koju generira procesor tijekom prevođenja i izvođenja programa promatra se kao *virtualna adresa*
- Za nju se ne zahtijeva da referencira neku stvarnu lokaciju u fizičkoj memoriji
- Skup virtualnih adresa čini *virtualni adresni prostor*

## Mehanizam preslikavanja

- Osnovni problem virtualne memorije je izvedba mehanizma preslikavanja velikog logičkog adresnog prostora u puno manji fizički adresni prostor.
- Preslikavanje logičke (virtualne) adrese u fizičku.
- Preduvjet za to je podijeliti i logički i fizički adresni prostor na blokove
- Ti blokovi se nazivaju *stranice* ili *segmenti*

## Blokovi

- **stranice** – ako im je veličina stalna i nepromjenjiva. Stranice su obično male veličine od 256 do 2048 bajtova
- **segmenti** – ako im je veličina promjenjiva. Veličinu im određuje programer ili prevodilac i oni su obično logički grupirane informacije. Veličina im je do 64 K

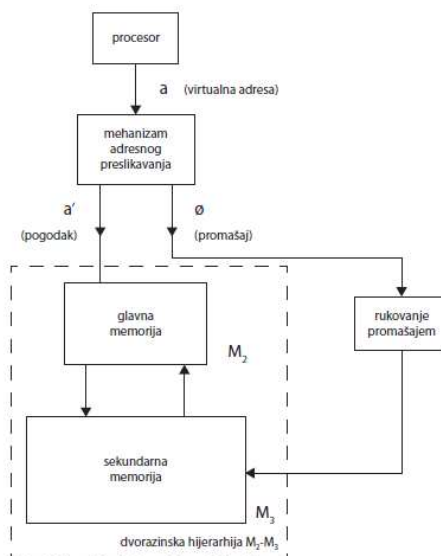
## Virtualna memorija –pojam i što se ostvaruje

- Sastoji se od dviju memorijskih hijerarhijskih razina
  - glavne memorije i
  - sekundarne memorije
- Stvara privid korisniku da je glavna memorija kapaciteta jednakog kapacitetu sekundarne memorije uz vrlo malo povećanje latentnosti u odnosu na “prvotnu” glavnu memoriju

## Uporabom arhitektonskog koncepta – virtualne memorije ostvaruje se sljedeće:

- Glavna memorija se prividno pojavljuje kao memorija koja ima:
  - kapacitet sekundarne memorije i
  - brzinu jednaku brzini najbrže memorije u memorijskoj hijerarhiji

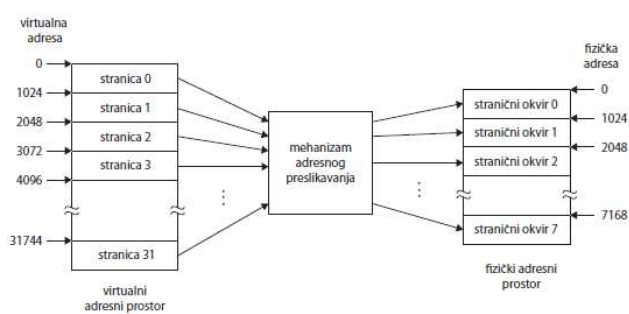
## Pojednostavnjeni prikaz organizacije virtualnog memorijskog sustava



## Virtualna memorija - Straničenje

- Ako se virtualni adresni prostor i fizički adresni prostor podijele na jednake blokove stalne veličine, govorimo o virtualnoj memoriji sa straničenjem
- *Stranica* je osnovna jedinica za preslikavanje virtualnog adresnog prostora u fizički
- Ujedno i osnovna jedinica koja se u slučaju promašaja prenosi između sekundarne memorije i glavne memorije

## Pojednostavljena shema virtualnog memorijskog sustava sa straničenjem



- Virtualni adresni prostor - adresni prostor sekundarne memorije
- Glavna memorija podijeljena na stranice - *stranični okviri*

# 17=8 18=7 19=7

8.	<b>Opisati</b> fizičku i logičku organizaciju tvrdog diska , optičkih i prenosivih memorija	<b>Objasniti</b> fizičku i logičku organizaciju tvrdog diska , optičkih i prenosivih memorija, polje diskova
7.	<b>Opisati</b> ulazno-izlazni sustav, načine izmjene podataka	<b>Objasniti</b> ulazno-izlazni sustav, načine izmjene podataka, analizirati prekidni sustav i izravni pristup memoriji
9.	<b>Opisati</b> paralelizam na procesoru, višejezgrine procesore i sustave s više procesora	<b>Objasniti</b> paralelizam na procesoru, višejezgrine procesore i sustave s više procesora

## ISHOD 7

Zašto koristimo ulazno-izlazni upravljač?

- **Zbog velike je raznolikosti perifernih uređaja** - nepraktično ugraditi upravljačke sklopove za periferne uređaje u procesor
- **Nezavisnost oblikovanja procesora** i memorije u odnosu na periferne uređaje
- Omogućuje se **nadogradnja i proširenje** ulazno-izlaznog sustava novim perifernim uređajima neovisno o procesoru



## Zašto koristimo ulazno-izlazni upravljač?

- **Međupohranjivanje** podataka (engl. *buffering*)-  
*premošćuje se jaz između brzine procesora i*  
perifernih uređaja
- Potrebno obaviti **pretvorbu formata i oblika**  
**podataka** u ulazno-izlaznom upravljaču
- Ulazno-izlazni upravljači moraju podržati **vremensko**  
**vođenje** i protokol za prijenos podataka
- Dodatne funkcije koje se odnose na **otkrivanje i**  
**ispravljanje pogrešaka** tijekom prijenosa podataka

33

## Izvedba ulazno-izlaznog upravljača

- U najjednostavnijoj izvedbi, ulazno-izlazni upravljač  
koji je priključen na sistemsku sabirnicu sastoji se  
od dva dijela:
  - pristupnih vrata računalu (engl. *host port*)
  - pristupnih vrata perifernom uređaju (*engl.*  
*device port*)

34

## Pristupna vrata računalu

- *Ostvaruje se sučelje prema procesoru*
- *Sastoje se od:*
  - *sklopova za prihvati i dekodiranje ulazno-izlaznih naredbi koje izdaje procesor*
  - *dekodiranje vlastite adrese i adrese za izbor pristupnih vrata uređaja*
  - *jednog ili više registara podataka, upravljačkog registra te registra za pohranu informacije o statusu perifernog uređaja*
  - *pristupna vrata obično imaju i sklopove za generiranje zahtjeva za prekid (engl. Interrupt hardware)*

35

## Funkcije koje treba podržati ulazno-izlazni upravljač

- *Vremensko vođenje i upravljanje tokom podataka između perifernih uređaja i internih komponenti računarskog sustava*
- **Komunikaciju** s procesorom
- *Komunikaciju s perifernim uređajem (ili uređajima);*
- **Međupohranjivanje** podataka
- **Otkrivanje** (detekcija) i ispravljanje pogrešaka tijekom prijenosa podataka

36

### Načini izmjene podataka

- Načini izmjene podataka između perifernog uređaja i procesora (ili memorije), tj. ulaznoizlazne operacije mogu se razvrstati u tri grupe:
  - **programirani** ulazno-izlazni prijenos podataka (engl. *programmed I/O*),
  - **prekidni** ulazno-izlazni prijenos podataka (engl. *interrupt-driven I/O*),
  - ulazno-izlazni prijenos podataka **izravnim pristupom memoriji** (engl. *DMA – Direct Memory Access*)

37

37

### Programirani ulazno-izlazni prijenos podataka

- Podaci se izmjenjuju između procesora i ulazno-izlaznog upravljača pod izravnim programskim **upravljanjem procesora**
- Procesor izvodi program kojim izravno upravlja ulazno-izlaznim operacijama:
  - očitava status perifernog uređaja
  - šalje naredbe za izvođenje ulazne ili izlazne operacije i
  - prenosi podatke

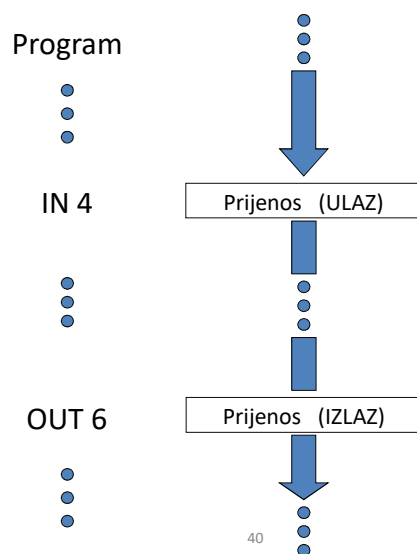
38

## Tipovi programiranog UI prijenosa

- Programirani ulazno-izlazni prijenos podataka može biti:
  - *Programirani bezuvjetni*
  - *Programirani uvjetni prijenos*

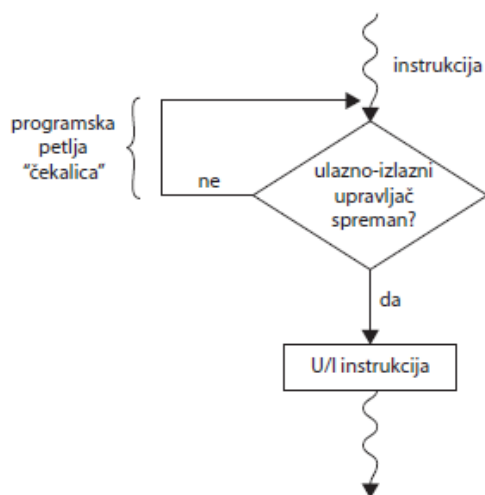
39

## Prikaz programiranog bezuvjetnog prijenosa



40

## Shematski prikaz programiranog uvjetnog prijenosa



41

## Postupak prekidnog prijenosa

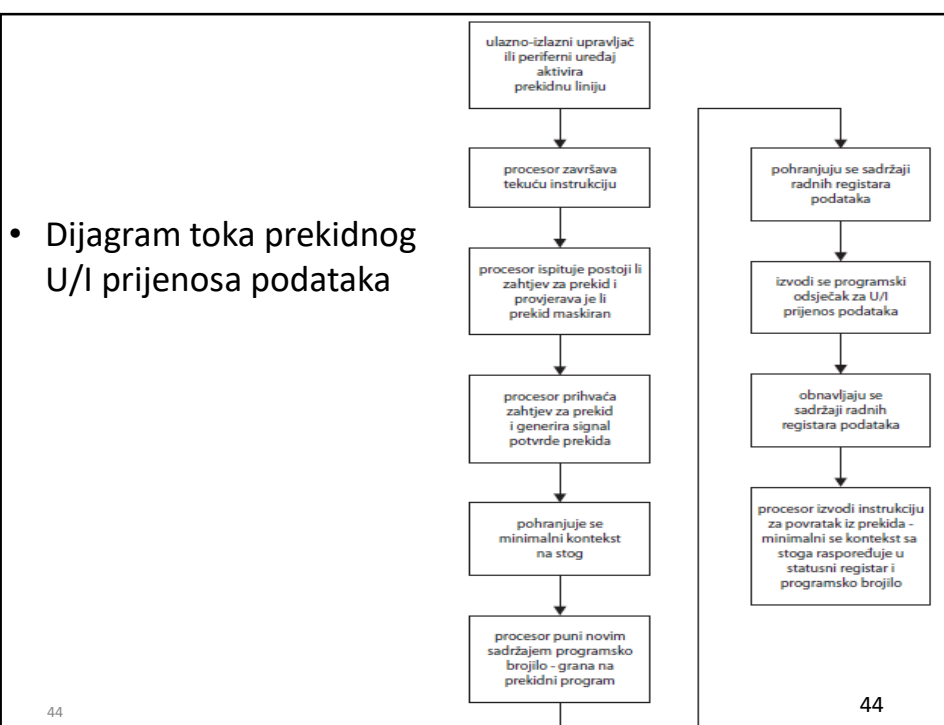
1. Periferni uređaj ili ulazno-izlazni upravljač aktivira prekidnu liniju
2. Procesor završava tekuću instrukciju prije nego što će odgovoriti na zahtjev za prekid
3. Procesor neposredno nakon završetka tekuće instrukcije ispituje postoji li zahtjev za prekid i, ako postoji, utvrđuje razinu prekida te provjerava je li prekid maskiran
4. Ako procesor prihvaća prekid, on će signalom **potvrde prekida INTACK** obavijestiti ulazno-izlazne upravljače, odnosno UI uređaje o prihvaćanju prekida

42

## Postupak prekidnog prijenosa

5. Procesor pohranjuje informaciju o trenutnom stanju tekućeg (sada prekinutog) programa
6. Procesor puni PC sa sadržajem koji predstavlja adresu prve instrukcije prekidnog programa tj. adresu
7. Procesor započinje s fazom PRIBAVI i dohvaća prvu instrukciju prekidnog programa
8. Nakon što je prijenos podataka ostvaren, sadržaji se radnih registara obnavljaju tako da se uzimaju sa stoga
9. Procesor izvodi instrukciju za povratak iz prekida kojom obnavlja sadržaje statusnog registra i PC

43



## Vektorski prekid (*engl. Vectored interrupt*)

- *Uzročnik se prekida izravno **identificira** jednoznačnim kodom koji ujedno služi za brzo određivanje početne adrese prekidnog programa*
- *Početna adresa prekidnog programa naziva i **prekidni vektor** (*engl. interrupt vector*)*
- *Svakom od ulazno-izlaznih upravljača, priključenih na prekidnu liniju, jednoznačno je pridružen *n-bitni kod**
- *8-bitni kod (**vektorski broj**)*

45

## Sklopovski koraci tijekom vektorskog prekida

1. Ulazno-izlazni upravljač **aktivira prekidnu** liniju
2. Procesor nakon završetka tekuće instrukcije, ako prekid nije maskiran, **generira signal** potvrde prekida
3. Kada ulazno-izlazni upravljač primi signal potvrde prekida, postavlja svoj **vektorski broj** na sabirnicu
4. Procesor unosi sa sabirnice podataka vektorski broj
5. Procesor **pohranjuje** minimalni kontekst na stog
6. Na temelju vektorskog broja procesor određuje **početnu adresu** prekidnog programa
7. **PC puni** se prekidnim vektorom i ono pokazuje na prvu instrukciju prekidnog programa

46

## Načini DMA prijenosa podataka

- Prijenos podataka **krađom** ciklusa (engl. *cycle stealing mode*)
- Prijenos podataka **u snopu** (engl. *burst mode*) i
- **Kombinacijom** krađe ciklusa i prijenosa podataka u snopu

47

## Prijenos podataka u snopu

- DMA upravljač **prisvaja sabirnicu** za vrijeme prijenosa cijelog bloka podataka
- **Brzina** DMA prijenosa tada je iznimno **velika** i odgovara brzini koju omogućuje najslabija karika, odnosno najsporija sastavnica u "lancu" memorija – sabirnica – periferni uređaj
- Sporost perifernog uređaja kompenzira tako da DMA upravljač ima **spremnik** većeg kapaciteta pa već spremni podaci čekaju na DMA prijenos
- Tijekom DMA prijenosa u snopu **procesor je zaustavljen** i ne napreduje s izvođenjem instrukcija

48

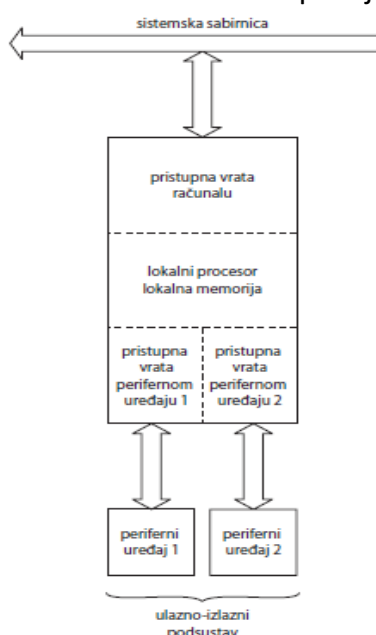


## Prijenos podataka krađom ciklusa

- U načinu prijenosa krađom ciklusa međusobno se isprepliću operacije DMA prijenosa s normalnim sabirničkim ciklusom u kojem procesor pristupa memoriji
- Procesor **ne treba cijelo vrijeme** sabirnicu
- DMA **prijenos** može se obaviti kada je **sabirnica slobodna**
- To se događa kada je procesor zauzet **internom** operacijom
- U tim kratkim vremenskim intervalima DMA upravljač preuzima **upravljanje sabirnicom** i obavlja **prijenos** podatka
- Ovaj je način prijenosa transparentan zato što je “nevidljiv” procesoru i ne narušava njegovu performansu

49

## Struktura ulazno-izlaznog podsustava s inteligentnim ulazno-izlaznim upravljačem



50

50

### Funkcije koje treba podržati ulazno-izlazni upravljač

- vremensko vođenje i **upravljanje** tokom podataka između perifernih uređaja i internih komponenti računarskog sustava
- **komunikaciju** s procesorom
- komunikaciju s perifernim uređajem (ili uređajima);
- **međupohranjivanje** podataka
- **otkrivanje** (detekcija) i ispravljanje **pogrešaka** tijekom prijenosa podataka

51

51

## ISHOD 8

### Magnetska diskovna memorija

- dva podsustava:
  - podsustav koji čine fizičke komponente
  - elektronički podsustav (engl. *Drive Electronics*)

52

## Elektronički podsustav

- (engl. *Drive Electronics*) sastoji se od:
  - **upravljačke jedinice** diska
  - memorije
  - sklopova za zapis i čitanje podataka (engl. *Recording Channel, Reading Channel*)
  - sklopova za upravljanje ručicama
  - sklopova za upravljanje istosmjernim elektromotorom

53

## Dinamički parametri diskovne jedinice

- odnose se na vrijeme pristupa podacima tijekom operacije pisanja ili čitanja
- Vrijeme pristupa određuje se na temelju triju operacija:
  - **pozicioniranje glave**
  - **pristup željenom sektoru na stazi**
  - **prijenos bloka podataka**

54

## Dinamički parametri diskovne jedinice

- **pristup željenom sektoru na stazi**
  - Nakon što se glava nalazi na odgovarajućoj stazi, mora se pričekati da se željeni sektor na temelju rotacije ploče nađe pod glavom
  - Vrijeme potrebno da bi se ta operacija obavila naziva se **rotacijska latencija** (engl. *rotational latency*) ili *rotacijsko kašnjenje*
  - ono ovisi o brzini vrtnje kružne ploče

55

## Upravljačka jedinica diska

- Pomoću sučelja ostvaruje vezu jedinice magnetskog diska s procesorom
- Sučelje podržava rukovanje i izmjenu podataka, u skladu s protokolom, između jedinice magnetskog diska i procesora
- Komunikacija se ostvaruje standardnim sučeljem
  - **IDE** (*Integrated Drive Electronics*)
  - **E-IDE** (*Enhanced IDE*),
  - **SCSI** (*Small Computer System Interface*)
  - **ATA** (*Advanced Technology Attachment*)
  - **SATA** (*Serial ATA*)

56

## Upravljačka jedinica diska

- *Dopušta* procesoru da promatra disk kao još jednu memorijsku jedinicu
- Prima naredbe od procesora, raspoređuje izvršavanje tih naredbi i izvještava procesor o završetku operacija uzrokovanih tim naredbama
- Ostvaruje također sučelje s podsustavom HDA
- Izvodi postupak pretraživanja i nalaženje mjesta (sektora) na disku

57

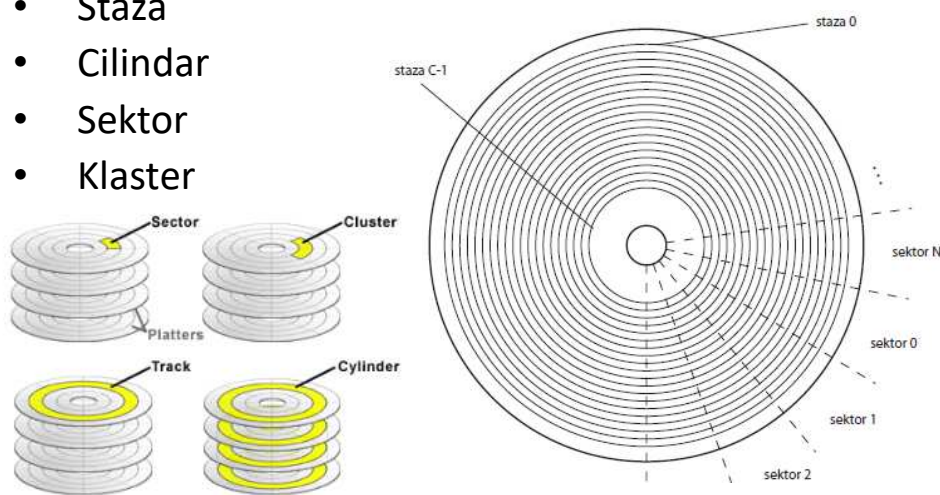
## Upravljačka jedinica diska

- Otkrivanje i ispravljanje pogrešaka (ECC)
- Formatiranje podataka
- Upravlja diskovnom priručnom memorijom (engl. disk cache) koju ima većina suvremenih diskovnih jedinica
- Upuštanja diskovne jedinice u rad te njezino isključivanje
- Upravljačka jedinica diska je, zapravo, računalo

58

## Organizacija podataka na disku

- Staza
- Cilindar
- Sektor
- Klaster



59

## Organizacija podataka na disku - sektor

- 512 B podataka (ukupno 544 kodirano)
- Zaglavlje 10 bajtova - dopušta sinkronizaciju glavi
- Adresna značka - kraj zaglavlja i početak podataka
- Polje zaštite ECC (*Error Correcting Code*) – 40 B
- Polje cikličke zaštite CRC (*Cyclic Redundancy Checksum*)



60

## Polje diskova RAID

- RAID polje je polje hard diskova (2 ili više) koji se prema vanjskoj logici ponašaju kao **jedna cjelina**
- RAID polje može raditi na dva načina:
  - Hardverski
  - Softverski

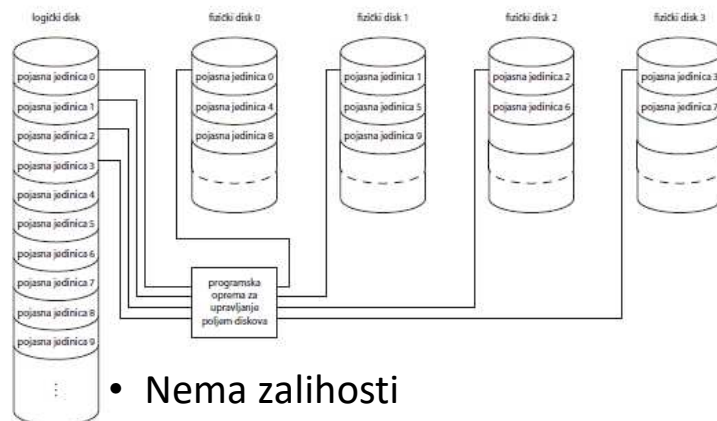
61

## Polje diskova RAID

- RAID se pojavljuje u šest osnovnih načina izvedbe: od RAID 0 do RAID 5. Svaki od načina izvedbe ima sljedeće **tri značajke**:
  - operacijski sustav vidi RAID skupinu fizičkih diskovnih jedinica kao **jednu logičku** diskovnu jedinicu;
  - podaci su **raspoređeni** na fizičke diskovne jedinice u skupini;
  - zalihosni diskovni kapacitet upotrebljava se za **pohranu zaštitnog koda** koji jamči **oporavak** podataka u slučaju kvara diskovne jedinice

62

## Polje diskova – RAID 0

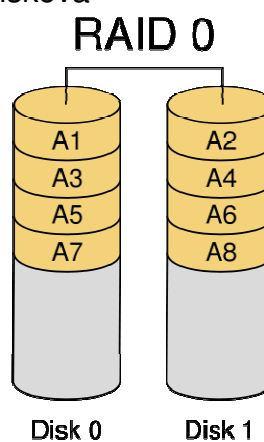


- Nema zalihosti
- U toj su izvedbi podaci porazdijeljeni na sve diskove u polju

63

## Polje diskova – RAID 0

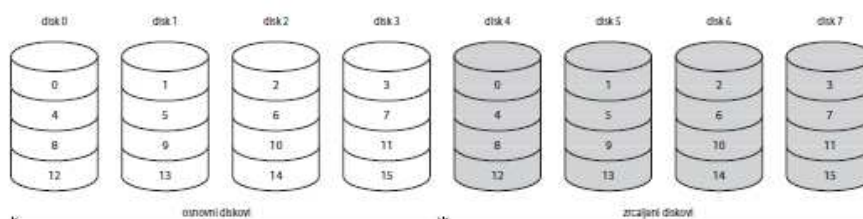
- Podaci se dijele na sve diskove
- Ukupna veličina memorije jednaka je broju diskova pomnožena s najmanjim diskom
- Prednost: velika brzina rada
- Mana: Mala sigurnost podataka
- Primjena: u manjim serverima gdje je potrebna velika brzina čitanja i pisanja od strane klijenta



64



## Polje diskova – RAID1

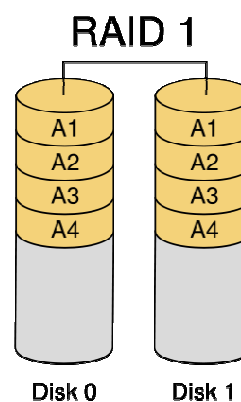


- Zalihost takve organizacije je 100%,
- Ako jedan disk ispadne iz rada, jednostavno se rabi zrcaljeni disk umjesto njega
- Može se brzina čitanja skoro podvostručiti
- **Nedostatak** - cijena – zahtijeva se dva puta veći diskovni prostor

65

## Polje diskova – RAID1

- Isti podaci su zapisani na sve diskove
- Ukupna veličina memorije jednaka je najmanjem disku
- Prednost: brzina čitanja, sigurnost
- Mana: Imamo duple podatke(cijena)
- Primjena: u manjim serverima gdje je potrebna nešto veća sigurnost ukoliko jedan disk prestane raditi



66

## RAID5

The diagram illustrates RAID 5 configuration. On the left, five disks (disk 0 to disk 4) are shown with data blocks and parity blocks (p) distributed in a striped pattern. On the right, four disks (Disk 0 to Disk 3) are shown with data blocks (A, B, C, D) and parity blocks (A<sub>p</sub>, B<sub>p</sub>, C<sub>p</sub>, D<sub>p</sub>) distributed in a striped pattern.

- Jedan od najpopularnijih RAID polja
- Bit parnosti je zapisan na sve diskove, kako bi se moglo čitati više podataka odjednom
- Paritetne pojasne jedinice raspoređene po svim diskovnim jedinicama

67

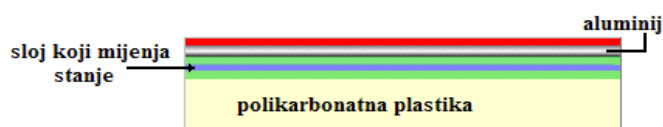
## CD-R

- CD-R je građen od nekoliko slojeva
- Nosivi dio je polikarbonatni disk a na njega je nanesen sloj organske boje osjetljive na svjetlo (služi za snimanje podataka)
- Dopušta samo jednokratno zapisivanje podataka
- Moguće zapisivanje podataka u više navrata u različitim vremenskim intervalima

The diagram shows a cross-section of a CD-R disc. It consists of a polikarbonatna plastika (polycarbonate plastic) substrate, a reflektivni sloj (reflective layer), and a boja osjetljiva na svjetlo (light-sensitive organic dye) layer.

## CD-RW

- CD-RW je složene strukture
- Višekratno pisanje i brisanje omogućava posebni sloj u disku koji ima svojstvo da pri zadanoj temperaturi mijenja stanje iz kristalnog u amorfno



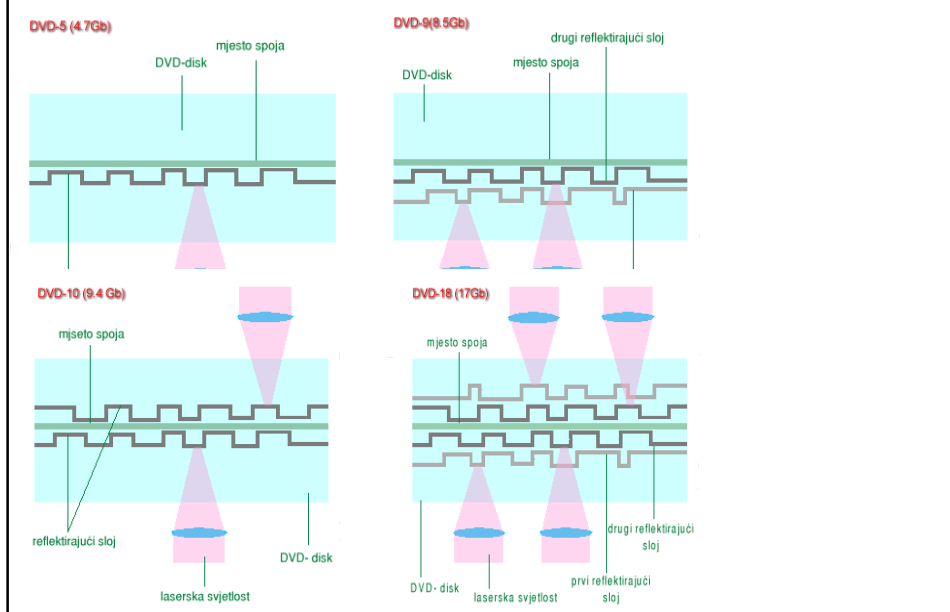
69

## CD-RW - način korištenja lasera

- CD-RW pisači koriste **lasere triju snaga**
- Laserskom zrakom **najveće** snage **topi** se smjesa koja se pretvara iz visoko reflektivne kristalne strukture u nisko reflektivnu amorfnu strukturu koja odgovara udubini
- **Srednjom** se snagom laserske zrake amorfna struktura **vraća** u svoje prirodno kristalno stanje koje se tumači kao izbočina
- Laserskom se zrakom **najmanje** snage samo **čita** zapis

70

## Oznake DVD-a i organizacija zapisa



### ISHOD 9

#### Simbolički prikaz instrukcijske protočne strukture RISC procesora



#### Legenda:

IF - pribavljanje instrukcije

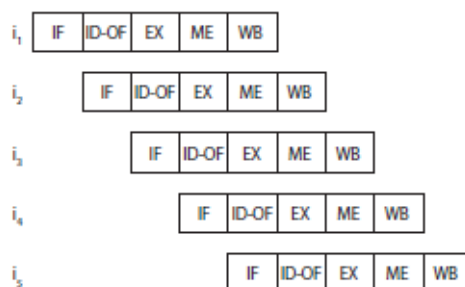
ID-OF - dekodiranje instrukcije i dohvat operanada

EX - izvršavanje instrukcije

ME - pristup memoriji

WB - upis rezultata ili podataka

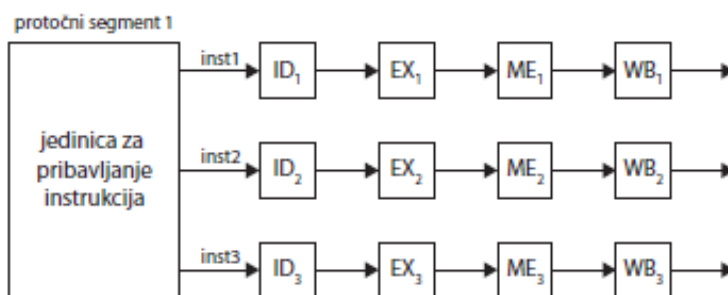
## Instrukcijska protočna struktura za RISC procesore



- “Glatki” jednolični protok slijeda instrukcija kroz 5-segmentnu instrukcijsku protočnu strukturu
- 

73

## Načelna organizacija superskalarnog procesora



- sastoji od:
  - jednog zajedničkog protočnog segmenta zaduženog za **istodobno pribavljanje** tri instrukcije (jedinice za pribavljanje instrukcija) i
  - tri nezavisne instrukcijske protočne strukture

74

## Oblici i razine paralelizma

Kada govorimo o paralelizmu, razlikujemo dva različita konteksta:

- **raspoloživi** paralelizam **u programima** i
- **iskorišteni** paralelizam koji se pojavljuje tijekom **izvođenja** programa

75

## Iskorišteni paralelizam

- Iskorišteni paralelizam - koji se pojavljuje **tijekom izvođenja programa**
- Na razini instrukcija - u **arhitekturi** procesora
- Na razini dretvi i procesa -u **arhitekturi**, ali i u **operacijskom** sustavu
- Na korisničkoj razini - na razini **operacijskog sustava**, npr. višezadačni rad (engl. multitasking), višeprogramski rad (engl. multiprogramming) i obrada dodjeljivanjem vremena (engl. time-sharing).

76

### Razlikujemo četiri razine **raspoloživog** funkcijskog paralelizma:

- paralelizam na razini **instrukcija**
- paralelizam na razini **programskih petlji** (engl. loop-level parallelism)
- paralelizam na razini **procedura**, funkcija ili potprograma
- paralelizam na razini **programa**

77

### Karakteristike višeprocessorskih sustava

- Sustav sadrži **dva ili više sličnih** procesora opće namjene i **približno jednakih mogućnosti** za obradu podataka
- Svi procesori **dijele zajedničku unutarnju memoriju**
- Svaki od procesora može imati i **svoju memoriju** u kojoj čuva određene podatke
- **Komunikacija** između procesora se vrši **preko dijeljene memorije**
- **Neadekvatan odnos** broja procesora i brzine dijeljene memorije **može pogoršati** performanse višeprocessorskog sustava<sub>78</sub>

## Karakteristike višeprocorskih sustava

- Svi procesori **dijele isti skup U/I** uređaja, bilo preko zajedničkih kanala bilo preko kanala koji su priključeni samo na pojedine procesore
- **Svi procesori** u sustavu su **pod kontrolom jednog istog operacijskog sustava** koji je zadužen za raspoređivanje poslova, datoteka i kontrolu svih resursa
- Višeprocorski sustavi najčešće **imaju centralnu upravljačku jedinicu**

79

## Grafički procesori - Osnovna obilježja

- Grafički su se procesori pretvorili u **programibilne paralelne procesore**
- Grafički procesori i njima pridružene **programske rutine** ostvarene s OpenGL i DirectX definiraju različite modele grafičke obrade
- S arhitektonskog gledišta, grafički procesor je **visoko paralelni, višedretveni procesor** s vrlo **velikim brojem jezgri** namijenjen **vizualnom računanju** (engl. *visual computing*)

80



## Grafički procesori - Osnovna obilježja

- Definiran je i novi model programiranja
- Velika **procesna moć**
- **Veliki stupanj paralelizma** ostvaren **vrlo velikim brojem procesora**, odnosno jezgri
- Podržavaju **više programske jezike** i programska okruženja opće namjene
- Nudi djelotvornu primjenu grafičkih procesora na područjima **izvan računalne grafike**

81

## GeForce 8800 - Osnovna obilježja

- **128** tokovnih procesora (SP)
- Svaki SP je **višedretveni** procesor koji podržava **96 istodobnih** dretvi
- SP su organizirani u **16** tokovnih multiprocesora SM grupiranih u **8 nezavisnih procesorskih** jedinica
- Jedan SM može istodobno izvršavati **768 dretvi** (8X96)

82